

3 / Priority  
Doc.  
E. Usillo  
1-11-02

Docket No.: 61282-017

PATENT

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of

Kenji SHIMAZAKI, et al.

Serial No.:

Group Art Unit:

Filed: November 27, 2001

Examiner:

For: **METHOD AND APPARATUS FOR ANALYZING ELECTROMAGNETIC  
INTERFERENCE**



**CLAIM OF PRIORITY AND  
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Commissioner for Patents  
Washington, DC 20231

Sir:


In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

**Japanese Patent Application No. 2000-359630, filed November 27, 2000**

cited in the Declaration of the present application. A Certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY

  
Michael E. Fogarty  
Registration No. 36,139

600 13<sup>th</sup> Street, N.W.  
Washington, DC 20005-3096  
(202) 756-8000 MEF:prp  
**Date: November 27, 2001**  
Facsimile: (202) 756-8087

b1282-017  
SHIMAZAKI et al.  
November 27, 2001

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年11月27日

出 願 番 号

Application Number:

特願2000-359630

出 願 人

Applicant(s):

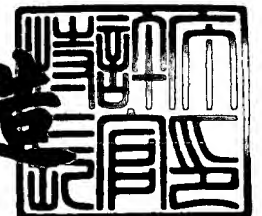
松下電器産業株式会社



2001年 8月31日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



出証番号 出証特2001-3080920

【書類名】 特許願  
【整理番号】 5037620159  
【提出日】 平成12年11月27日  
【あて先】 特許庁長官 殿  
【国際特許分類】 G06F 17/00  
【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社

【氏名】 島崎 健二

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社

【氏名】 平野 将三

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社

【氏名】 大橋 達夫

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社

【氏名】 溝川 卓

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社

【氏名】 辻川 洋行

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100105647

【弁理士】

【氏名又は名称】 小栗 昌平

【電話番号】 03-5561-3990

【選任した代理人】

【識別番号】 100105474

【弁理士】

【氏名又は名称】 本多 弘徳

【電話番号】 03-5561-3990

---

【選任した代理人】

【識別番号】 100108589

【弁理士】

【氏名又は名称】 市川 利光

【電話番号】 03-5561-3990

【選任した代理人】

【識別番号】 100115107

【弁理士】

【氏名又は名称】 高松 猛

【電話番号】 03-5561-3990

【選任した代理人】

【識別番号】 100090343

【弁理士】

【氏名又は名称】 栗宇 百合子

【電話番号】 03-5561-3990

【手数料の表示】

【予納台帳番号】 092740

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0002926

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 不要輻射解析方法および不要輻射解析装置

【特許請求の範囲】

【請求項 1】 L S I の不要輻射量を解析する方法であって、

当該 L S I チップの回路情報から電源電流に流れる等価電源電流情報を算出する等価電源電流情報算出工程と、

前記 L S I チップに電流を供給する電源の電源情報、前記半導体チップのパッケージのもつパッケージ情報および前記半導体チップの特性を測定する測定系のもつ測定系情報のうちの少なくとも 1 つの情報を解析制御情報として考慮し、前記回路情報に前記解析制御情報を反映させた総合情報を等価回路として見積もる見積もり工程と、

前記見積もり工程で見積もられた総合情報に従い、解析を実行する総合情報解析工程とを含むことを特徴とする不要輻射解析方法。

【請求項 2】 前記見積もり工程は、前記回路情報に前記解析制御情報を付加して総インピーダンスを算出し、これを総合情報として総合情報解析工程に出力する工程であることを特徴とする請求項 1 に記載の不要輻射解析方法。

【請求項 3】 前記解析制御情報は、前記 L S I チップに電流を供給する電源の電源情報と、前記半導体チップのパッケージのもつパッケージ情報および前記半導体チップの特性を測定する測定系のもつ測定系情報のうちの少なくとも 1 つとを含むことを特徴とする請求項 1 または 2 に記載の不要輻射解析方法。

【請求項 4】 前記解析制御情報は、前記 L S I チップに電流を供給する電源の電源情報と、前記半導体チップのパッケージのもつパッケージ情報と、前記半導体チップの特性を測定する測定系のもつ測定系情報とを含むことを特徴とする請求項 1 または 2 に記載の不要輻射解析方法。

【請求項 5】 前記総合情報解析工程は、前記総合情報に前記等価電源電流情報を付加してシミュレーションするシミュレーション工程であることを特徴とする請求項 1 乃至 4 のいずれかに記載の不要輻射解析方法。

【請求項 6】 前記総合情報解析工程は、前記総合情報を反映して前記等価電源電流情報を補正した補正等価電源電流情報を求める工程とその周波数スペクトルを

計算する周波数スペクトル計算工程を含むことを特徴とする請求項 1 乃至 5 のいずれかに記載の不要輻射解析方法。

【請求項 7】前記等価電源電流情報算出工程は、周波数スペクトルを計算する周波数スペクトル計算工程を含むことを特徴とする請求項 1 乃至 6 のいずれかに記載の不要輻射解析方法

【請求項 8】前記総合情報解析工程は、前記総合情報から前記等価電源電流情報を補正すべき補正関数を求め、前記等価電源電流情報をこの補正関数で演算する工程であることを特徴とする請求項 1 乃至 4 および 7 のいずれかに記載の不要輻射解析方法。

【請求項 9】前記等価電源電流情報算出工程は、  
信号変化の発生時に生成され、発生対象である前記 L S I チップの各セルのインスタンス名、その信号名、発生時刻、遷移情報を含む各イベント情報と、前記見積もり工程で見積もられた前記総合情報を考慮して瞬間的な電流量を算出する工程と、

前記瞬間的な電流量をあらかじめ決定された規則に従ってモデル化するモデル化工程とを含むことを特徴とする請求項 1 乃至 8 のいずれかに記載の不要輻射解析方法。

【請求項 1 0】前記モデル化工程は、将棋型の電流波形を累積する工程であることを特徴とする請求項 9 に記載の不要輻射解析方法。

【請求項 1 1】前記シミュレーション工程は、等価電源電流情報算出工程と同期する工程を含むことを特徴とする請求項 5 に記載の不要輻射解析方法。

【請求項 1 2】前記シミュレーション工程は、等価電源電流情報への情報追加タイミングに同期して繰り返し実行する工程を含むことを特徴とする請求項 5 に記載の不要輻射解析方法。

【請求項 1 3】前記シミュレーション工程は、等価電源電流情報をあらかじめ定めた間隔で読み込む工程を含むことを特徴とする請求項 5 に記載の不要輻射解析方法。

【請求項 1 4】前記周波数スペクトル計算工程は、補正等価電源電流情報をあらかじめ定めた間隔で読み込む読み込み工程を含むことを特徴とする請求項 6 に記載

の不要輻射解析方法。

【請求項 1 5】前記畳込み工程は、あらかじめ定めた間隔ごとの補正等価電源電流情報を時系列で平均化もしくは最大化することを特徴とする請求項 1 3 に記載の不要輻射解析方法。

【請求項 1 6】前記等価電源電流情報算出工程は、あらかじめ算出された前記回路情報の各部分の等価電源電流情報であるライブラリ情報の累積を計算するライブラリ累積工程であることを特徴とする請求項 1 乃至 1 5 のいずれかに記載の不要輻射解析方法

【請求項 1 7】前記ライブラリ情報は、前記回路情報の各部分の入力信号情報もしくは出力信号情報もしくは出力容量のいずれかの関数もしくはテーブルであることを特徴とする請求項 1 6 に記載の不要輻射解析方法

【請求項 1 8】前記ライブラリ情報は前記回路情報をクロックに同期するクロック同期部とクロックに同期しないクロック非同期部に 1 つ以上分割した部分の情報であることを特徴とする請求項 1 6 に記載の不要輻射解析方法

【請求項 1 9】前記クロック同期部はフリップフロップもしくはクロックバッファもしくは同期メモリであることを特徴とする請求項 1 7 に記載の不要輻射解析方法

【請求項 2 0】前記ライブラリ累積工程は前記回路情報より回路情報のどの部分がライブラリに対応しているかを類推する工程を含むことを特徴とする請求項 1 6 に記載の不要輻射解析方法

【請求項 2 1】前記等価電源電流情報算出工程は、前記回路情報の部分回路情報に基づき、高速な等価電源電流情報算出方法と高精度な等価電源電流情報算出方法を選択する算出方法決定工程を含むことを特徴とする請求項 1 乃至 1 6 に記載の不要輻射解析方法

【請求項 2 2】前記等価電源電流情報算出工程は、既に解析された等価電源電流情報との前記回路情報の差分に基づき前記差分のみの電源電流情報を算出する差分電源電流算出工程を含むことを特徴とする請求項 1 乃至 1 6、2 1 のいずれかに記載の不要輻射解析方法

【請求項 2 3】更に前記総合情報解析工程で得られた結果を解析情報として表示



する解析情報表示工程とを具備したことを特徴とする請求項1乃至16、21または22のいずれかに記載の不要輻射解析方法。

【請求項24】更に前記総合情報解析工程で得られた結果に基づいて、不要輻射を低減するように回路情報を最適化する最適化工程とを含むことを特徴とする請求項1乃至16、21乃至23のいずれかに記載の不要輻射解析方法。

【請求項25】更に前記最適化工程で得られた回路情報を最適化情報として表示する最適化情報表示工程とを含むことを特徴とする請求項24に記載の不要輻射解析方法。

【請求項26】LSIの不要輻射量を解析する不要輻射解析装置であって、

当該LSIチップの回路情報から電源電流に流れる等価電源電流情報を算出する等価電源電流情報算出手段と、

前記LSIチップに電流を供給する電源の電源情報、前記半導体チップのパッケージのもつパッケージ情報および前記半導体チップの特性を測定する測定系のもつ測定系情報のうちの少なくとも1つの情報を解析制御情報として考慮し、前記回路情報に前記解析制御情報を反映させた総合情報を等価回路として見積もる見積もり手段と、

前記見積もり手段で見積もられた総合情報に従い、解析を実行する総合情報解析手段とを含むことを特徴とする不要輻射解析装置。

【請求項27】前記見積もり手段は、前記回路情報に前記解析制御情報を付加して総インピーダンスを算出し、これを総合情報として総合情報解析手段に出力するように構成されていることを特徴とする請求項26に記載の不要輻射解析装置。

【請求項28】前記総合情報解析手段は、前記総合情報に前記等価電源電流情報を付加してシミュレーションするシミュレーション手段であることを特徴とする請求項26または27に記載の不要輻射解析装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、不要輻射（EMI：Electromagnetic Interference）解析方法およ

び不要輻射解析装置に係り、特に、大規模でかつ高速駆動の L S I (大規模半導体集積回路) に対して高速かつ高精度の E M I 解析を行い、電磁輻射を解析する方法に関する。

#### 【 0 0 0 2 】

##### 【従来の技術】

L S I は、コンピュータはもちろんのこと、携帯電話等の通信機器、一般家庭製品や玩具、自動車まで利用範囲が拡大している。しかし、その一方で、これらの製品から生じる不要輻射がテレビ・ラジオ等の受信装置の電波障害や他システムの誤動作の原因として問題になっている。これらの問題に対して、フィルタリングやシールドイングといった製品全体としての対策も施されているが、部品点数増大・コスト増大・製品上対策の難しさ等の観点より、L S I パッケージとしてのノイズ抑制が強く要請されている。

#### 【 0 0 0 3 】

このような状況下、各製品において L S I はキーデバイスとして位置付けられおり、製品の競争力確保のために、L S I の大規模化・高速化が要求されている。製品サイクルが短くなる中で、これらの要求に答えるためには L S I 設計の自動化が必須であり、現状の設計自動化技術導入の条件として同期設計を採用する必要が高まっている。基準クロックに同期して全回路が動作し、大規模かつ高速駆動の L S I の場合には、その瞬時電流は非常に大きくなってしまうことになり、不要輻射の増大を引起すことになる。

#### 【 0 0 0 4 】

本発明は、L S I の大規模化・高速化を維持しつつも不要輻射を低減するために不可欠である E M I 評価が可能な E M I 解析手法に関するものである。

L S I が他へ被害を与えるノイズを大別すると、放射ノイズと伝導ノイズがある。L S I からの直接的な放射ノイズとして L S I の内部配線から放射されるノイズもあるが、内部配線はアンテナとしては大きくない。もちろん、L S I の動作周波数向上に伴い、L S I から直接的に放射されるノイズが将来的に問題となると思われるが、現時点においては L S I 内部の放射ノイズは問題になるレベルではない。

## 【0005】

これに対して、伝導のノイズは、LSI内のワイヤ、リードフレーム、パッケージやプリント基板上配線など直接的な接続を通じてプリント基板上の他のデバイスへ影響を与えるとともに、これらの接続経路を発信源すなわちアンテナとしてノイズを放射する。この接続経路よりなるアンテナはLSI内部の配線と比べると非常に大きく、不要輻射を考える上で支配的な要素である。

## 【0006】

LSIからの伝導ノイズの経路として、電源と信号があるが、近傍の電磁界を考える場合、電源の電流の変化が電源線をアンテナとして輻射されるノイズが支配的であると考えられる。

また、信号においては信号の変化時に生じるリングング・オーバーシュートが問題となる場合もあるが、LSI内部電源レベルの変動が信号波形として伝導することが問題となる場合が多い。電源・信号どちらの経路を伝導し放射されるノイズも、電源電流の変化と強く相関があると考えられる。

そしてこの電源に加え、パッケージも問題となることが多い。

また、近年LSIにおけるEMIノイズが重要な問題となってきたため、IEC（国際電機標準委員会）においてLSIのEMIノイズについて実測方法の標準化がなされようとしており、マグネティックプローブ法やVDE法といった解析方法が提案されている。

## 【0007】

これにより、LSIベンダは同一の土俵に乗り、顧客に自社のLSIのEMIノイズ性能をアピールすることができ、また顧客もEMIノイズの観点での絶対的なLSIの比較が出来るようになる。また、この標準実測方法が普及すれば、おのずとLSIのEMIノイズ基準が確定していくものと思われる。

## 【0008】

しかしながら、従来は測定系（測定装置および測定するためのプリント基板）の考慮がなされていなかったため、LSIの開発段階において、前記の基準を満たしているかどうかを判断することが出来なかった。

## 【0009】

簡単なインバータ回路を用いてCMOS回路の電源電流を説明する。インバータ回路への入力電圧が変化する場合に、CMOS回路の主な電源電流である負荷容量充放電電流が流れる。そして、これに加え貫通電流が加算して流れることになる。このようなCMOS回路を設計するにあたり、自動設計ツールを用いる上での制約により同期化しているが、同期化したことによりLSI全体の回路が同時に動作するため、基準クロックに同期して電源のピーク電流が発生する。しかも、高速化、すなわち周期を短縮するためには、短時間に充放電できるようにトランジスタを大きくするが、その結果としてピーク電流が増大する。当然、LSIが大規模化することによってもLSI全体の電源電流は増大する。このようにして、電源のピーク電流が増大し、電源電流が急峻な変化をするようになってきているが、この急峻な変化が高調波成分を増大させてしまい、不要輻射の増大を招いている。

#### 【0010】

不要輻射の主要因とも言える電源電流の変化について高精度のシミュレーションを行うことが、LSIにおける不要輻射の評価として有効であると考えられる。

ところで従来は、以下に示すようにトランジスタレベルで電流解析を行う電流シミュレーション手法が用いられていた。

#### 【0011】

図46は、トランジスタレベルの電流解析手法を用いた従来のEMI解析方法の処理フローを示した図である。この方法では、解析対象となるLSIのレイアウト情報から、レイアウトパラメータ抽出（以下、LPEとする）処理を行い、スイッチレベルネットリストについて回路シミュレーション、電流源モデリング処理、電源配線LPE処理、過渡解析シミュレーション、FFT処理の各ステップを行うように構成されている。

#### 【0012】

以下、各ステップについて図46を参照しながら説明する。  
ステップ4603ではEMI解析対象となる半導体集積回路のレイアウトデータ4601と、トランジスタ素子や各種配線寄生素子（抵抗、容量等）、各素子の

パラメータ値、及びそれら抽出結果の出力形式を定義したLPEルール4602が入力され、そのLPEルール4602に基づきレイアウトデータ4601における各素子のパラメータを算出し、ネットリスト4604が生成される。尚、本ステップでは電源（及びグランド）配線の寄生素子については、抽出対象にしない。

#### 【0013】

ステップ4606では前記ステップ4603より生成されたネットリスト4604と解析対象回路において所望の論理的動作を再現させるためのテストパターン4605が入力され、内部回路の動作状態に応じた負荷容量充放電電流や貫通電流等を算出し、各トランジスタ毎の電流波形情報4607が生成される。尚、本ステップの最初の処理では電源（及びグランド）電位を変動の無い理想電位と仮定して処理を行う。

#### 【0014】

ステップ4608では前記ステップ4606より生成されたトランジスタ毎の電流波形情報4607が入力され、それぞれを以降のステップ4612で適用できる形式にモデリングし、電流源素子モデル情報4609が生成される。尚、以降のステップ4612の処理負荷軽減のためにも、複数個のトランジスタで構成される機能回路ブロック毎に電流源素子としてモデリングする手法が一般的である。

#### 【0015】

ステップ4610は前記ステップ4603に対して、抽出対象がEMI解析対象となるトランジスタ素子や各種配線寄生素子から、電源及びグランド配線の寄生素子（抵抗、デカップリング容量等）に代わる点が異なるのみであるため説明を省略する。尚、本ステップにより電源（及びグランド）配線ネットリスト4611が生成される。

#### 【0016】

ステップ4612では前記ステップ4608より生成された電流源素子モデル情報4609と前記ステップ4610より生成された電源（及びグランド）配線ネットリスト4611とワイヤやリードフレームのインピーダンス（抵抗、容量

、インダクタンス) 4616が入力され、SPICEに代表される過渡解析シミュレータを使用した解析により、解析対象回路の電源電圧変動を算出した電源電圧降下結果4617が生成される。

【0017】

この後、前記ステップ4606の再処理を行う。その際に、前記ステップ4606の最初の処理では電源（及びグランド）電位を変動の無い理想電位と仮定したのに対して、ここでは前記ステップ4612より生成された電源電圧降下結果4617が入力され、電源電圧変動を考慮に入れた各トランジスタ毎の電流波形情報4607が再度生成される。同様に前記ステップ4608、4612の再処理が行われる。

【0018】

この前記ステップ4606、4608、4612のループ処理を複数回繰り返すことで、電源電圧変動をより高精度に再現させた電流波形結果4613が生成される。

ステップ4614では前記ステップ4612より生成された電流波形結果4613が入力され、高速フーリエ変換（以下、FFTとする）を施すことにより、周波数スペクトラム解析を行なうことが可能となり、EMI解析結果4615を得ることが出来る。

【0019】

この従来例では、LPE処理4603、電源配線LPE処理4610及び電流源モデリング処理4608の合わせ込みによって検証精度は大きく左右するものの、一定レベルの解析精度が期待できる。しかし、このようなトランジスタレベルの電流解析にはSPICEに代表される過渡解析シミュレータを使用するため、EMI解析対象回路規模に制限があり処理時間も長大となる。半導体集積回路の大規模化が進んでいる近年、トランジスタレベルよりも抽象度が高く、高速解析が可能なEMI解析方法の確立が望まれている。

【0020】

そこで、高速化の可能なEMI電流解析方法として、ゲートレベルのEMI電流解析方法が提案されている。たとえばその1つとして、アイ・エス・ピー・デ

—&99第16ページ乃至第21ページ(EMI-NOISE ANALYSIS UNDER ASIC DESIGNS ENVIRONMENT' ISP D&99)に掲載されたエイシック(ASIC)デザイン環境におけるEMI-ノイズ解析がある。この技術では、テストベクタを用いたゲートレベルシミュレーション結果からイベントを取得、電流波形推定を行いFFTを行って周波数解析を行うようにしている。すなわち、図47に示すようにベリログネットリスト(Verilog Netlist)4701と、テストベクタ4702とから論理シミュレーション4703を行い、これによって算出されたイベントデータ4704と、トグル時の波形情報4706とから、波形推定ステップ4705を実行し、この波形推定ステップから得られた推定電流波形4707を、FFT処理し周波数特性を得るようにしている。この方法では従来のトランジスタレベルのEMI解析に比べて、高速化をはかることができる。

## 【0021】

しかしながら一般的には論理シミュレータにおいては電源・グランドを変動の無い理想電位として扱うため、電源及びグランドの抵抗、容量、インダクタンスによるデカップリングの影響を電源電流計算に反映することができない。もし、デカップリングの影響を考慮するならば、抵抗、容量、インダクタンスといった寄生素子を含む電源及びグランドのネットワークと論理シミュレーションにより求めた各素子の電流値を過渡解析する必要があり、処理に要する時間が激増する。

## 【0022】

しかも、チップの大規模化と素子数の増加により電源線のネットワークが大規模化しており、処理時間増大は不要輻射解析上大きな障害となりつつある。処理時間短縮のため、これら電源線の抵抗・容量に対するリダクション手段も提案もされているが、電源線が格子構造となるようなゲートアレイに限定される。

## 【0023】

また、電源電流値をFFTすることでEMI解析したとしても、FFT特性を設計者が判断するものとなっている。この手段では原因個所の特定に非常に時間がかかってしまうか、または不可能であり、また解析情報として、それを直接修

正に反映させるものとしては、不充分であるという問題もある。

【 0 0 2 4 】

また、パッケージや測定系についても、インダクタンスを含むため、処理時間増大を招き、不要輻射解析上無視し得ない問題となっている。

【 0 0 2 5 】

このように、従来の L S I の不要輻射解析方法は、電源及びグランドひいては測定系の抵抗、容量、インダクタンスの考慮と高速処理の両立という観点、不要輻射解析結果の設計への迅速な反映という観点において十分とは言えないものであった。

【 0 0 2 6 】

【発明が解決しようとする課題】

このように、トランジスタレベルの電流解析手法を用いた従来例では、一定レベルの解析精度が期待できるものの、トランジスタレベルの電流解析には S P I C E に代表される過渡解析シミュレータを使用するため、解析対象回路規模に制限があり処理時間も長大となる。半導体集積回路の大規模化が進んでいる近年、トランジスタレベルよりも抽象度が高く、高速解析が可能であるゲートレベルの電流解析手法を利用した E M I 解析方法の確立が望まれる。

【 0 0 2 7 】

一方、ゲートレベル電流解析手法も提案されているが、電源及びグランド、さらには測定系を変動の無い理想電位で扱えばデカップリング効果を考慮できず、またデカップリングを考慮するために寄生素子を含む電源及びグランドネットワークを過渡解析すれば解析時間が増大するという問題があった。

特にこの測定装置および測定するためのプリント基板を含めた測定系の問題は、従来は考慮がなされていなかったため、LSIの開発段階において、前記の基準を満たしているかどうかを判断することが出来ないという問題があった。

【 0 0 2 8 】

また、E M I 解析したとしても、その主たる原因がどの回路にあるのかが不明であり、E M I 改善のためにどの回路を修正することが有効であるのかが分からないという問題もある。



## 【 0 0 2 9 】

そこで、高速解析しつつも、電源及びグラウンドの抵抗、容量、インダクタンスによるデカップリングの影響を電源電流計算に反映することで、シミュレーション上において L S I の不要輻射を現実的な時間で評価することのできる不要輻射解析方法および装置を提供すべく、本発明者らは、周波数帯毎に、F F T 解析離散幅を割り当て、モデル化する工程と、前記モデル化する工程によって算出された電流変化情報を高速フーリエ変換処理する工程とを含む不要輻射解析方法を提案している（特許願 2 0 0 0 - 6 3 7 8 3）。

また、デジタルシミュレーションにおける論理変化ごとの推定電流波形を、底辺をトランジション時間の関数で表現した三角波とし、高速処理を図る方法も提案されている（特願平 1 1 - 1 9 6 1 9 0）。

この方法では、デカップリング容量の F F T 結果への影響を表現することができず、表現するとすれば、三角形の底辺を広げるしかないため、それでは正確に表現することができず、その効果を出すことができないという問題があった。

## 【 0 0 3 0 】

また、デジタルシミュレーションに同期してアナログ部の解析を行うミックスシミュレーション方式も提案されている（特願平 4 - 5 4 2 1 5）。

この方法ではアナログ部への反映を考慮しているが、電源ネットリストの影響を考慮していないため E M I ノイズ解析という観点からは正確さにかけるという問題があった。

また、同期計算であるため、デジタル部の論理変化に伴う電流変化は本来論理変化以前から発生しているにもかかわらず、論理変化以降に電流を計算する必要があり、正確に電源電流を反映することができないという問題があった。

また、前述したように、L S I チップの回路情報のみならず、パッケージに起因する E M I も無視することができない程度に大きく、さらには測定系による E M I を考慮しないと実測値と異なるという問題があった。

本発明は前記実情に鑑みてなされたもので、高速解析しつつも、電源及びグラウンドの抵抗、容量、インダクタンスによるデカップリングの影響を電源電流計算に反映することで、シミュレーション上において L S I の不要輻射を現実的な時

間で評価することのできる不要輻射解析方法および装置を提供することを目的とする。

【 0 0 3 1 】

【課題を解決するための手段】

本発明の第 1 では、L S I の不要輻射量を解析する方法において、

当該 L S I チップの回路情報から電源電流に流れる等価電源電流情報を算出する工程と、

前記 L S I チップに電流を供給する電源の電源情報、前記半導体チップのパッケージのもつパッケージ情報および前記半導体チップの特性を測定する測定系のもつ測定系情報のうちの少なくとも 1 つの情報を解析制御情報として考慮し、前記回路情報に前記解析制御情報を反省させた総合情報を等価回路として見積もる見積もり工程と、

前記見積もり工程で見積もられた総合情報に従い、解析を実行する総合情報解析工程とを含むことを特徴とする。

【 0 0 3 2 】

上記構成によれば、電源、パッケージに起因する不要輻射を、高速かつ少メモリで高精度に解析し、また測定系をモデル化することで、標準化されようとしている測定装置を用いた L S I の測定結果と、相関を取ることが可能となる。

【 0 0 3 3 】

本発明の第 2 では、請求項 1 に記載の不要輻射解析方法において、前記見積もり工程は、前記回路情報に前記解析制御情報を付加して総インピーダンスを算出し、これを総合情報として総合情報解析工程に出力する工程であることを特徴とする。

【 0 0 3 4 】

本発明の第 3 では、請求項 1 または 2 に記載の不要輻射解析方法において、前記解析制御情報は、前記 L S I チップに電流を供給する電源の電源情報と、前記半導体チップのパッケージのもつパッケージ情報および前記半導体チップの特性を測定する測定系のもつ測定系情報のうちの少なくとも 1 つとを含むことを特徴とする。

## 【 0 0 3 5 】

本発明の第4では、請求項1または2に記載の不要輻射解析方法において、前記解析制御情報は、前記LSIチップに電流を供給する電源の電源情報と、前記半導体チップのパッケージのもつパッケージ情報と、前記半導体チップの特性を測定する測定系のもつ測定系情報とを含むことを特徴とする。

## 【 0 0 3 6 】

本発明の第5では、1乃至4のいずれかに記載の不要輻射解析方法において、前記総合情報解析工程は、前記総合情報に前記等価電源電流情報を付加してシミュレーションするシミュレーション工程であることを特徴とする。

## 【 0 0 3 7 】

本発明の第6では、請求項1乃至5のいずれかに記載の不要輻射解析方法において、前記総合情報解析工程は、前記総合情報を反映して前記等価電源電流情報を補正した補正等価電源電流情報を求める工程とその周波数スペクトルを計算する周波数スペクトル計算工程を含むことを特徴とする。

## 【 0 0 3 8 】

本発明の第7では、請求項1乃至6のいずれかに記載の不要輻射解析方法において、前記等価電源電流情報算出工程は、周波数スペクトルを計算する周波数スペクトル計算工程を含むことを特徴とする。

## 【 0 0 3 9 】

本発明の第8では、請求項1乃至4および7のいずれかに記載の不要輻射解析方法において、前記総合情報解析工程は、前記総合情報から前記等価電源電流情報を補正すべき補正関数を求め、前記等価電源電流情報をこの補正関数で演算する工程であることを特徴とする。

## 【 0 0 4 0 】

本発明の第9では、請求項1乃至8のいずれかに記載の不要輻射解析方法において、前記等価電源電流情報算出工程は、信号変化の発生時に生成され、発生対象である前記LSIチップの各セルのインスタンス名、その信号名、発生時刻、遷移情報を含む各イベント情報と、前記見積もり工程で見積もられた前記総合情報を考慮して瞬間的な電流量を算出する工程と、前記瞬間的な電流量をあらかじめ

め決定された規則に従ってモデル化するモデル化工程とを含むことを特徴とする。

【 0 0 4 1 】

本発明の第 1 0 では、請求項 9 に記載の不要輻射解析方法において、前記モデル化工程は、将棋型の電流波形を累積する工程であることを特徴とする。

【 0 0 4 2 】

本発明の第 1 1 では、請求項 5 に記載の不要輻射解析方法において、前記シミュレーション工程は、等価電源電流情報算出工程と同期する工程を含むことを特徴とする。

【 0 0 4 3 】

本発明の第 1 2 では、請求項 5 に記載の不要輻射解析方法において、前記シミュレーション工程は、等価電源電流情報への情報追加タイミングに同期して繰り返し実行する工程を含むことを特徴とする。

【 0 0 4 4 】

本発明の第 1 3 では、請求項 5 に記載の不要輻射解析方法において、前記シミュレーション工程は、等価電源電流情報をあらかじめ定めた間隔で読み込む工程を含むことを特徴とする。

【 0 0 4 5 】

本発明の第 1 4 では、請求項 6 に記載の不要輻射解析方法において、前記周波数スペクトル計算工程は、補正等価電源電流情報をあらかじめ定めた間隔で畳み込む畳込み工程を含むことを特徴とする。

【 0 0 4 6 】

本発明の 1 5 は、請求項 1 3 に記載の不要輻射解析方法において、前記畳込み工程は、あらかじめ定めた間隔ごとの補正等価電源電流情報を時系列で平均化もしくは最大化することを特徴とする。

【 0 0 4 7 】

本発明の 1 6 は、請求項 1 乃至 1 5 のいずれかに記載の不要輻射解析方法において、前記等価電源電流情報算出工程は、あらかじめ算出された前記回路情報の各部分の等価電源電流情報であるライブラリ情報の累積を計算するライブラリ累

積工程であることを特徴とする。

【0048】

本発明の17は、請求項16に記載の不要輻射解析方法において、前記ライブラリ情報は、前記回路情報の各部分の入力信号情報もしくは出力信号情報もしくは出力容量のいずれかの関数もしくはテーブルであることを特徴とする。

【0049】

本発明の18は、請求項16に記載の不要輻射解析方法において、前記ライブラリ情報は前記回路情報をクロックに同期するクロック同期部とクロックに同期しないクロック非同期部に1つ以上分割した部分の情報であることを特徴とする。

【0050】

本発明の19は、請求項17に記載の不要輻射解析方法において、前記クロック同期部はフリップフロップもしくはクロックバッファもしくは同期メモリであることを特徴とする。

【0051】

本発明の20は、請求項16に記載の不要輻射解析方法において、前記ライブラリ累積工程は前記回路情報より回路情報のどの部分がライブラリに対応しているかを類推する工程を含むことを特徴とする。

【0052】

本発明の21は、請求項1乃至16のいずれかに記載の不要輻射解析方法において、前記等価電源電流情報算出工程は、前記回路情報の部分回路情報に基づき、高速な等価電源電流情報算出方法と高精度な等価電源電流情報算出方法を選択する算出方法決定工程を含むことを特徴とする。

【0053】

本発明の22は、請求項1乃至16、21のいずれかに記載の不要輻射解析方法において、前記等価電源電流情報算出工程は、既に解析された等価電源電流情報との前記回路情報の差分に基づき前記差分のみの電源電流情報を算出する差分電源電流算出工程を含むことを特徴とする。

【0054】

本発明の 2 3 は、請求項 1 乃至 1 6、2 1 または 2 2 のいずれかに記載の不要輻射解析方法において、更に前記総合情報解析工程で得られた結果を解析情報として表示する解析情報表示工程とを具備したことを特徴とする。

## 【 0 0 5 5 】

本発明の 2 4 は、請求項 1 乃至 1 6、2 1 乃至 2 3 のいずれかに記載の不要輻射解析方法において、更に前記総合情報解析工程で得られた結果に基づいて、不要輻射を低減するように回路情報を最適化する最適化工程とを含むことを特徴とする。

## 【 0 0 5 6 】

本発明の 2 5 は、請求項 2 4 に記載の不要輻射解析方法において、更に前記最適化工程で得られた回路情報を最適化情報として表示する最適化情報表示工程とを含むことを特徴とする。

## 【 0 0 5 7 】

本発明の第 2 6 は、L S I の不要輻射量を解析する不要輻射解析装置であって、当該 L S I チップの回路情報から電源電流に流れる等価電源電流情報を算出する等価電源電流情報算出手段と、前記 L S I チップに電流を供給する電源の電源情報、前記半導体チップのパッケージのもつパッケージ情報および前記半導体チップの特性を測定する測定系のもつ測定系情報のうちの少なくとも 1 つの情報を解析制御情報として考慮し、前記回路情報に前記解析制御情報を反映させた総合情報を等価回路として見積もる見積もり手段と、前記見積もり手段で見積もられた総合情報に従い、解析を実行する総合情報解析手段とを含むことを特徴とする。

## 【 0 0 5 8 】

本発明の第 2 7 は、請求項 2 6 に記載の不要輻射解析装置において、前記見積もり手段は、前記回路情報に前記解析制御情報を付加して総インピーダンスを算出し、これを総合情報として総合情報解析手段に出力するように構成されていることを特徴とする。

## 【 0 0 5 9 】

本発明の第 2 8 は、請求項 2 6 または 2 7 に記載の不要輻射解析装置において

、前記総合情報解析手段は、前記総合情報に前記等価電源電流情報を付加してシミュレーションするシミュレーション手段であることを特徴とする。

【 0 0 6 0 】

【発明の実施の形態】

以下、本発明に係る不要輻射解析方法の実施形態について説明する。

実施形態 1

図 1 は、本発明に係る不要輻射解析方法を実施するための不要輻射解析装置の全体構成を示す概念図である。

この不要輻射解析装置は、当該 L S I チップの回路情報 1 0 1 に、前記 L S I チップに電流を供給する電源の電源情報、前記半導体チップのパッケージのもつパッケージ情報および前記半導体チップの特性を測定する測定系のもつ測定系情報のうちの少なくとも 1 つの情報を解析制御情報として付加し、前記回路情報に前記解析制御情報を加えた総合情報を等価回路としておおまかに見積もり、これを考慮したシミュレーションを行うようにしたことを特徴とするものである。

【 0 0 6 1 】

ここでは、さらにデジタルシミュレーションにおける論理変化ごとの推定電流波形を、底辺をトランジション時間の関数、側面をデカップリング容量の関数で表現し、シミュレーションを行うようにしたもので、高精度で信頼性の高い不要輻射解析を高速で実行することが可能となる。

【 0 0 6 2 】

この不要輻射解析装置は、当該 L S I チップの回路情報 1 0 1 に、前記 L S I チップに電流を供給する電源の電源情報、前記半導体チップのパッケージのもつパッケージ情報および前記半導体チップの特性を測定する測定系のもつ測定系情報のうちの少なくとも 1 つの情報を解析制御情報として付加し、前記回路情報に前記解析制御情報を加えた総合情報を等価回路として見積もる、解析制御入力部 1 0 2 と、前記解析制御入力部で見積もられた総合情報に従い、シミュレーションを実行する不要輻射シミュレーション部 1 0 3 と、前記不要輻射シミュレーション部 1 0 3 で得られた解析情報を表示する解析情報表示部 1 0 4 と、前記不要輻射シミュレーション部 1 0 3 で得られた解析情報と、最適化制御入力部 1 0 5

からの最適化基準に基づいて不要輻射を最適化する不要輻射最適化部 1 0 6 と、不要輻射最適化部 1 0 6 の情報に基づいて、最適化情報を表示する最適化情報表示部 1 0 7 とを具備したことを特徴とする。

#### 【 0 0 6 3 】

またこの解析制御入力部 1 0 2 は、図 2 に示すように、前記 L S I チップに電流を供給する電源の電源情報、前記半導体チップのパッケージのもつパッケージ情報および前記半導体チップの特性を測定する測定系のもつ測定系情報のうちの少なくとも 1 つの情報を解析制御情報として付加し、前記回路情報に前記解析制御情報を加えた総合情報を等価回路として見積もる等価回路見積もり手段 1 0 2 1 と、前記等価回路見積もり手段 1 0 2 1 で、電源／パッケージ／測定系に起因する総合情報の等価回路情報として電源／パッケージ／測定系 R L C 情報 1 0 2 2 を得、この電源／パッケージ／測定系 R L C 情報 1 0 2 2 と、回路情報を備えたネットリスト 1 0 2 3 と、電流推定モデル 1 0 2 4 とから、電源／パッケージ／測定系を考慮した電源電流の計算を行うとともにその F F T 処理を行い、電源電流を起因とする E M I ノイズの周波数スペクトルの推定結果を算出する電源／パッケージ／測定系考慮電流 F F T 結果推定手段 1 0 2 5 とを具備し、電源、パッケージおよび測定系を考慮した F F T 結果としての周波数スペクトルである電源／パッケージ／測定系考慮 F F T 結果 1 0 2 6 を出力するように構成されている。

#### 【 0 0 6 4 】

このネットリストの一例を図 3 に示す。これはインバータ回路を示すもので、このネットリスト情報は、1 つ以上の回路素子と配線と外部端子の接続情報と各回路素子が駆動した時の電流の情報から構成されている。この例では、立ち上がり時 4 m A、立下り時 6 m A 流れるバッファ B U F 1、B U F 2、B U F 3、B U F 4、B U F 5 と、外部入力端子 A、外部出力端子 Y 1、Y 2、Y 3 とそれぞれを接続する配線から構成されている。図 3 は図 1 0 に示すような電源／パッケージ／測定系非考慮電流を計算するために用いる電源を理想電源としたときの L S I チップの回路情報であり、図 4 は電源／パッケージ／測定系非考慮電流を等価電源電流に、前記回路情報と電源／パッケージ／測定系 R L C 情報を等価イン



ピーダンスにモデル化した結果を示す。

【 0 0 6 5 】

また、ここでシミュレーションを行おうとしている L S I 装置のパッケージおよび測定系を含めた等価回路は図 4 に示すように、パッケージ部 P と、電源回路部 S と測定系 M とから構成されている。なおこの等価回路ではパッケージ部、電源回路部、測定系は独立して形成されているが、必ずしもパッケージ部、電源回路部、測定系が独立している必要は無い。

【 0 0 6 6 】

このように測定系をモデル化することで、標準化されようとしている L S I の測定系（測定装置）の測定結果と相関をとることができる。

【 0 0 6 7 】

本発明により最終的に得られる F F T 結果である周波数スペクトルを図 5 に示す。縦軸はノイズ（d B m A）横軸は周波数（H z）である。

【 0 0 6 8 】

そして図 7 はデジタルシミュレーションにおける論理変化ごとの推定電流波形を図 7（a）～（d）に示すように台付き三角形の将棋型波として、表現したもので、デカップリング容量が小さいときの推定電源電流は図 7（c）に示すように鋭角となり、デカップリング容量が大きいときの推定電源電流は図 7（d）に示すように鈍角となる。

【 0 0 6 9 】

これに対し、図 6（a）～（d）に示すように三角形波として、表現する方法がある。この場合電流量を三角形の底辺をトランジション時間の関数で表現しているため、デカップリング容量を考慮するためには底辺を調整するしかないが、底辺を広げると、本来デカップリング容量で低減される周波数の高い領域のノイズだけでなく、周波数の低域のノイズまで低減される結果となってしまう、実測と合わないということになる。

【 0 0 7 0 】

これに対して、図 7 は、電源／パッケージ／測定装置非考慮電流推定手段を論理シミュレータを用いて実現する際に最適なモデリングであり、これを用いるこ

とにより、等価電源電流回路を実際に近い形で実現することができる。

【 0 0 7 1 】

この方法では、底辺をトランジション時間の関数、側面をデカップリング容量の関数として表現することができ、デカップリング容量の周波数スペクトル（FFT結果）への影響を正確に表現することが可能となる。

【 0 0 7 2 】

このようなモデルを使用して、電源／パッケージ／測定装置非考慮電流推定手段により算出された電源／パッケージ／測定装置非考慮の電流情報を図 8 に示す。この電流情報は各時刻と電源電流値の情報からなり、図 1 0 で示すような電源電流をデータで持たせた場合の情報である。

この電源電流情報を等価電源電流に変換する方法の一例を図 9 に示す。LSI チップの端子に D/A コンバータ 9 0 1 を接続し、前記電源／パッケージ／測定装置非考慮電流推定手段をデジタル電流算出回路 9 0 1 として D/A コンバータ 9 0 1 に接続することで等価電源電流を得ることができる。図 8 で示すような情報がデジタル電流値算出回路（すなわち論理シミュレータで構成された電源／パッケージ／測定装置非考慮電流推定手段）で計算された後、それを等価電源電流に変換する際に、図 9 に示したような D/A コンバータを使うことにより、図 9 に示す回路をトランジスタレベルシミュレータでスムーズにシミュレーションを行うことができる。

【 0 0 7 3 】

また、等価電源電流回路とインピーダンス回路を組み合わせることでトランジスタレベルシミュレーションを行えば、電源／パッケージ／測定装置非考慮電流推定手段で計算された電源電流を補正して、電源／パッケージ／測定装置考慮の電流を推定することができ、それを FFT することで、図 5 に示すような周波数スペクトルを得ることができる。

【 0 0 7 4 】

次に、図 1 1 に示した等価回路と図 1 2 に示したブロック図とを用いて、解析制御入力部 1 0 2 を実施する場合について説明する。

ここでは、電源／パッケージ／測定系非考慮電流推定手段としてゲートレベル

で電流計算を行う工程と、その結果を反映して電源／パッケージ／測定系考慮 F F T 推定手段としてトランジスタレベルの計算を行う工程を同期させて実行する。すなわち、セル、ブロックあるいは L S I に関する推定電流をゲートレベルで計算しつつ、その計算と同期しながらこの計算値を電源ネットと組み合わせてシミュレーションすることにより、電源ネットの影響を考慮した電流計算結果を得るようにしたものである。

## 【 0 0 7 5 】

図 1 に示した解析制御入力部 1 0 2 は、図 1 1 に等価回路、図 1 2 にブロック図を示すように、同期読み出しにより、電源／パッケージ／測定系非考慮電流推定手段 1 0 1 1 から得られた電源／パッケージ／測定系非考慮電流結果 1 0 1 2 と、前述の前記 L S I チップに電流を供給する電源の電源情報、前記半導体チップのパッケージのもつパッケージ情報および前記半導体チップの特性を測定する測定系のもつ測定系情報のうちの少なくとも 1 つの情報を解析制御情報として付加し、前記回路情報に前記解析制御情報を加えた電源／パッケージ／測定系 R L C 情報 1 0 2 2 を等価回路として見積もる等価回路見積もり手段 1 0 2 1 と、前記等価回路見積もり手段 1 0 2 1 で得られた等価回路に基づいて、電源／パッケージ／測定系に起因する電源／パッケージ／測定系 R L C 情報 1 0 2 2 としての総合インピーダンスとネットリスト 1 0 2 3 とから、F F T 処理などの方法で周波数解析を行い推定結果を算出する電源／パッケージ／測定系考慮 F F T 推定手段 1 0 2 5 とを具備し、電源、パッケージおよび測定系を考慮した F F T 結果 1 0 2 6 を出力するように構成されている。

## 【 0 0 7 6 】

次にこの電源／パッケージ／測定系非考慮電流推定手段および電源／パッケージ／測定系考慮電流推定手段の動作を示すフローチャートを図 1 3 および図 1 4 に示す。

## 【 0 0 7 7 】

まず、電源／パッケージ／測定系非考慮電流推定手段 1 0 1 1 における電流推定は、図 1 3 に示すように、ネットリスト 1 0 2 3 および回路入力情報 1 0 1 0 を入力するステップ 1 3 0 1 と、この入力された情報を読み込むステップ 1 3

02と、読み込まれた回路入力情報を1行ずつ取り出すステップ1303と、電源／パッケージ／測定系考慮電流推定手段からフラグが送られてきたかどうかを判断するためにフラグをみるステップ1304と、フラグがあるかどうかを判断するステップ1305で、フラグが送られてきている場合もしくは取り出された回路入力情報が最初の行である場合は、ネットリストに取り出された回路入力情報を与えた際の電源電流を計算し、ファイル書き込みを行うステップ1306とからなり、全ての回路入力情報について処理終了しているか否かを判断し（ステップ1307）、終了している場合は終了とする。

#### 【0078】

ここで、回路入力情報とは、ネットリストの外部入力端子に印加する入力値を時系列に示したもので、シミュレーション時刻とその際の各外部入力端子に印加する論理信号値を1行に収め、それをシミュレーション終了時刻まで記載したものである。

#### 【0079】

判断ステップ1307で回路入力情報の全ての行を処理終了していない場合は再び回路入力情報取り出しステップ1303に戻り、同様のステップを繰り返す。

#### 【0080】

更にまた電源／パッケージ／測定系考慮電流推定手段からフラグが送られてきていない場合は、再びフラグが送られてきたかどうかをみる。

#### 【0081】

また、電源／パッケージ／測定系考慮電流推定手段における電流推定は、図14に示すように、電源／パッケージ／測定系非考慮電流推定手段における推定結果の情報追加を監視するステップ1401と、監視ステップで情報追加があったか否かを判断し（ステップ1402）、追加があったと判断された場合は、追加電流情報を読み込む（ステップ1403）。

#### 【0082】

そして、電源／パッケージ／測定系のRLCから定まる回路の追加電流情報のシミュレーション時刻までの電流シミュレーションを行い、追加電流情報の電流

を印加する（ステップ1404）とともに、電源／パッケージ／測定系考慮電流推定手段1011にフラグを送る（ステップ1405）。

【0083】

そしてフラグの送付が終了したかどうかを判断し（ステップ1406）、終了した場合は、電流情報をFFT処理し（ステップ1407）、出力情報を書き出す（ステップ1408）。

【0084】

そしてフラグの送付が終了していない場合は、電源／パッケージ／測定系非考慮電流推定手段における推定結果の情報追加を監視する監視ステップ1401に戻り、再度後続ステップを繰り返す。

【0085】

## 実施形態2

次に本発明の第2の実施形態について説明する。

ここでは、電源／パッケージ／測定系非考慮電流推定手段としてのゲートレベルの電流計算結果を後処理でトランジスタレベルの計算に反映させる方式をとる。すなわち、セル、ブロックあるいはLSIに関する推定電流をゲートレベルで計算した後で、この計算値を電源ネットと組み合わせてシミュレーションすることにより、電源ネットの影響を考慮した電流計算結果を得るようにしたものである。

【0086】

図15にゲートレベルの電流計算結果を後処理でトランジスタレベルの計算に反映させる動作方式について説明する。ここでは図12で説明した同期読み出し動作における同期のために必要であった、電源／パッケージ／測定系考慮電流推定手段から電源／パッケージ／測定系非考慮電流推定手段へのフラグ伝播というステップをなくただけで、他については図12のステップと同様である。

【0087】

ここで電源／パッケージ／測定系非考慮電流推定手段1011の推定動作を図16に示す。ここでは回路入力情報1010を入力情報として読み込み（ステップ1601）、該当する回路入力情報を1行ずつ取り出し（ステップ1602）

、この取り出した回路入力情報をネットリスト 1 0 2 3 に付加し、この時の電源電流を計算しファイル書き込みを行う（ステップ 1 6 0 3）。そして全ての回路入力情報について処理終了したか否かを判断し（判断ステップ 1 6 0 4）、終了していると判断されると推定動作を終了する。

#### 【 0 0 8 8 】

一方判断ステップ 1 6 0 4 で終了していないと判断されると、再び回路入力情報を 1 行ずつ取り出すステップ 1 6 0 2 に戻り、再び上記動作を繰り返す。

次に電源／パッケージ／測定系考慮電流推定手段 1 0 2 5 の推定動作を図 1 7 に示す。まずシミュレーション時刻を初期化し（ステップ 1 7 0 1）、回路入力情報 1 0 1 0 を入力情報として読み込み（ステップ 1 7 0 2）、該当する回路入力情報を、電源／パッケージ／測定系の R-L-C 情報に加えて電流情報を計算し（ステップ 1 7 0 3）、前記電流情報を F F T 処理する（ステップ 1 7 0 4）。そしてこのようにして得られた F F T 結果を出力情報として書き出し（ステップ 1 7 0 5）、表示装置に出力する。

#### 【 0 0 8 9 】

かかる構成によれば、電源ネットの F F T 結果への影響を時系列的にも正確に表現することができる。またこのような非同期読み出しの場合は同期読み出しに比べ、フラグを送らないため、フラグを送るという処理をカットすることができ、これにより高速処理が可能となる。

#### 【 0 0 9 0 】

### 実施形態 3

次に本発明の第 3 の実施形態について説明する。

ここでは、電源／パッケージ／測定系非考慮電流推定手段としてのゲートレベルの電流計算結果を非同期でトランジスタレベルの計算に反映させる方式をとる。すなわち、セル、ブロックあるいは L S I に関する信号変化を記憶し、この信号変化を固定間隔で読み込み、推定電流を D / A 変換などにより電流源として表すと共に、電源ネットと組み合わせてシミュレーションすることで電源ネットの影響を考慮した電流計算結果を得るようにしたものである。

#### 【 0 0 9 1 】

図 1 5 にゲートレベルの電流計算結果を非同期で読み出す非同期読み出し動作を示すが、これは前記実施形態 2 において説明した後処理でトランジスタレベルの計算に反映させる動作方式と全く同様である。

また、ここで電源／パッケージ／測定系非考慮電流推定手段 1 0 1 1 の推定動作についても実施形態 2 で説明した図 1 6 に示す動作とまったく同様である。

#### 【 0 0 9 2 】

次に電源／パッケージ／測定系考慮電流推定手段 1 0 2 5 の推定動作を図 1 8 に示す。まずシミュレーション時刻を 0 に初期化し（ステップ 1 8 0 1）、当該シミュレーション時刻における回路入力情報 1 0 1 1 を入力情報として読み込み（ステップ 1 8 0 2：なおここでは回路情報がシミュレーション時刻と一致していなければ読み飛ばす）、該当する回路入力情報を、電源／パッケージ／測定系の R L C 情報に加える（ステップ 1 8 0 3）。

#### 【 0 0 9 3 】

そしてシミュレーション単位時間の電流シミュレーションを行い、電流値を得た後、シミュレーション時刻を 1 進める（ステップ 1 8 0 4）。

シミュレーション対象期間が終了したか否かを判断し（ステップ 1 8 0 5）、終了した場合は、電流情報を F F T 処理し（ステップ 1 8 0 6）。そしてこのようにして得られた F F T 結果を出力情報として書き出し（ステップ 1 8 0 7）、表示装置に出力する。

#### 【 0 0 9 4 】

判断ステップ 1 8 0 5 で終了していない場合は、再度シミュレーション時刻の電流情報読み込みステップ 1 8 0 2 に戻り、再度以下のフローの実行を繰り返す。

#### 【 0 0 9 5 】

かかる構成によれば、電源ネットの F F T 結果への影響を正確に表現することができる。またこのように工程間隔で読み込むことで電源／パッケージ／測定系考慮 F F T 推定手段としてのアナログ部の処理速度に律速されることなく、電源／パッケージ／測定系非考慮電流推定手段としてのディジタル部を計算することが可能となる。

## 【 0 0 9 6 】

## 実施形態 4

次に本発明の第 4 の実施形態について説明する。

ここでは、ゲートレベルの平均あるいは最大電流計算結果をトランジスタレベルの計算に反映させる方式をとる。すなわち、電源／パッケージ／測定系非考慮電流推定手段として、セル、ブロックあるいは L S I に関する推定電流をゲートレベルで計算し、この計算値を各サイクルごとに平均化あるいは最大値計算したものを電流源として電源ネットと組み合わせてシミュレーションすることにより、電源ネットの影響を考慮した電流計算結果を得るようにしたものである。

## 【 0 0 9 7 】

図 1 9 に電源／パッケージ／測定系非考慮電流推定手段としてのゲートレベルの電流計算結果を後処理で電源／パッケージ／測定系考慮 F F T 推定手段としてのトランジスタレベルの計算に反映させる動作方式について説明する。ここでは実施形態 1 において図 1 2 で説明したものと同様であるが、図 1 9 にブロック図を示すように、電源／パッケージ／測定系非考慮電流推定手段（図示せず）から得られた測定系非考慮電源電流結果 1 9 0 2 の各サイクルごとの電流値を 1 サイクルに畳込むように平均化あるいは最大値計算したものを等価電流源とし、前記回路情報に前述の前記 L S I チップに電流を供給する電源の電源情報、前記半導体チップのパッケージのもつパッケージ情報および前記半導体チップの特性を測定する測定系のもつ測定系情報のうちの少なくとも 1 つの情報を解析制御情報として付加した R L C 情報 1 9 0 1 を前記等価電流源に付加してシミュレーションするとともに、F F T 処理を行い推定結果を算出する情報推定手段とを具備し、電源、パッケージおよび測定系を考慮した F F T 結果 1 9 0 4 を出力するように構成されている。

## 【 0 0 9 8 】

ここで電源／パッケージ／測定系考慮電流推定手段 1 9 0 3 の推定動作を図 2 0 に示す。ここでは電源／パッケージ／測定系非考慮電流結果と電源／パッケージ／測定系 R L C 情報を入力情報として読み込み（ステップ 2 0 0 1）、この入力電流情報を図 2 1 に一例を示すように、あらかじめ定められた時間間隔で分割



し（ステップ 2 0 0 2）、分割した時間を基準にした相対時間で全分割電流情報の平均値又は最大値を計算する（ステップ 2 0 0 3）。図 2 2 は図 2 1 に示す電流情報を平均化した平均化電流を示す。図 2 1 および図 2 2 は縦軸を電流値、横軸を時間とした。そしてこのようにして計算のなされた電流情報に前記電源／パッケージ／測定系 R L C 情報を反映させた補正電流情報を F F T 処理し（ステップ 2 0 0 4）、計算された F F T 結果を出力情報として書き出しを行う（ステップ 2 0 0 5）。

#### 【 0 0 9 9 】

かかる構成によれば、電源ネットの F F T 結果への影響を正確に表現することができる。また一定間隔ごとの平均化又は最大値処理を行うことにより、高速にノイズの影響を見積もることができる。

#### 【 0 1 0 0 】

##### 実施形態 5

次に本発明の第 5 の実施形態について説明する。

ここでは、ゲートレベルの電流計算結果から対象周波数帯以外の変化を除去し、トランジスタレベルの計算に反映させる方式をとる。すなわち、電源／パッケージ／測定系非考慮電流推定手段として、セル、ブロックあるいは L S I に関する推定電流をゲートレベルで計算し、この計算値を F F T し、その結果から対象外の周波数帯を除外した後逆 F F T したものを電流源として電源ネットと組み合わせてシミュレーションすることにより、電源ネットの影響を考慮した電流計算結果を得るようにしたものである。

#### 【 0 1 0 1 】

本発明は実施形態 4 のブロック図 1 9 と同じ構成を用いる。

電源／パッケージ／測定系非考慮電流推定手段（図示せず）から得られた測定系非考慮電源電流結果 1 9 0 2 を F F T し、その結果から対象外の周波数帯を除外した後逆 F F T したものを等価電流源とし、前記回路情報に前述の前記 L S I チップに電流を供給する電源の電源情報、前記半導体チップのパッケージのもつパッケージ情報および前記半導体チップの特性を測定する測定系のもつ測定系情報のうちの少なくとも 1 つの情報を解析制御情報として付加した R L C 情報 1 9 0

1を前記等価電流源に付加してシミュレーションするとともに、FFT処理を行い推定結果を算出する情報推定手段とを具備し、電源、パッケージおよび測定系を考慮したFFT結果1904を出力するように構成されている。

#### 【0102】

ここで電源／パッケージ／測定系考慮FFT電流推定手段1903の推定動作を図24に示す。ここでは電源／パッケージ／測定系非考慮電流推定手段（図示せず）から得られた推定電流を入力するとともにFFT処理（ステップ2401）、この入力情報から、対象外の周波数帯を除外し（ステップ2402）、あらかじめ定められた時間範囲の周波数帯域成分以外を除外する処理を行い、これを逆FFT処理し、電流波形を算出する（ステップ2403）。

#### 【0103】

この後、電源／パッケージ／測定系のRLC回路にこの電流波形をもつ電流を与えた際の測定装置における周波数応答を計算し（ステップ2404）、電源、パッケージおよび測定系を考慮した電流値を出力情報として出力する（ステップ2405）。

#### 【0104】

かかる構成によれば、電源ネットのFFT結果への影響を正確に表現することができる。またFFTおよび逆FFTを行うことにより、電流源の情報を削減しトランジスタレベルシミュレーションを短時間で終わらせることが出来る。またイベントドリブンタイプであって効果的である。さらにブロックあるいは複数のFFT結果からの解析も可能である。

#### 【0105】

なお、ステップ2402は省略してもよく、省略した場合にも逆FFTにより推定電流の情報を圧縮できるという効果は残る。

#### 【0106】

#### 実施形態6

次に本発明の第6の実施形態について説明する。前記第1乃至第5の実施形態では、回路情報から等価電源電流情報を求め、解析制御情報および回路情報の総インピーダンスと組み合わせてシミュレーションを行なうようにしたが、この方

法では、電源、パッケージおよび測定系の等価回路から総インピーダンスを算出し、この総インピーダンスによって前記等価電源電流情報を補正すべき関数を求め、前記等価電源電流情報の周波数スペクトルをこの関数で演算し補正することにより、電源、パッケージおよび測定系を考慮した電源電流情報の周波数スペクトルを求めるようにしたことを特徴とする。

## 【 0 1 0 7 】

ここでは、電源／パッケージ／測定系非考慮電流推定手段としてのゲートレベルの F F T 計算結果を、電源／パッケージ／測定系 R L C 情報から得られた関数で演算させる方式をとる。すなわち、セル、ブロックあるいは L S I に関する推定電流をゲートレベルで計算し、この計算値を F F T し、電源／パッケージ／測定系の測定装置における周波数応答を計算し、応答結果を電源／パッケージ／測定系非考慮電流結果に乗算処理することで電源ネットの影響を考慮した電流計算結果を得るようにしたものである。

## 【 0 1 0 8 】

図 2 3 に電源／パッケージ／測定系非考慮電流推定手段としてのゲートレベルの F F T 計算結果を、電源／パッケージ／測定系 R L C 情報から得られた関数で演算させる動作方式について説明する。ここでは実施形態 1 において図 1 2 で説明したものと同様であるが、図 2 3 にブロック図を示すように、電源／パッケージ／測定系非考慮電流 F F T 結果 2 3 0 2 として、電源／パッケージ／測定系非考慮電流推定手段（図示せず）から得られた推定電流を F F T 処理したものを用意する。そしてこれと前述の前記 L S I チップに電流を供給する電源の電源情報、前記半導体チップのパッケージのもつパッケージ情報および前記半導体チップの特性を測定する測定系のもつ測定系情報のうちの少なくとも 1 つの情報からなる電源／パッケージ／測定系 R L C 情報 2 3 0 1 とから、電源、パッケージおよび測定系を考慮した F F T 結果 2 3 0 4 を出力するように構成されている。

## 【 0 1 0 9 】

この電源／パッケージ／測定系考慮 F F T 電流推定手段 2 3 0 3 の推定動作を図 2 6 に示す。ここでは電源／パッケージ／測定系非考慮電流推定手段（図示せず）から得られた推定電流を F F T 処理したものと、電源／パッケージ／測定系

R L C 情報を入力情報として（ステップ 2 6 0 1）、この電源／パッケージ／測定系 R L C 情報から、電源／パッケージ／測定系部分における周波数応答を計算し（ステップ 2 6 0 2）、前記電源／パッケージ／測定系非考慮電流の F F T 結果に上記周波数応答結果を乗算し（ステップ 2 6 0 3）、この電流値を出力情報として出力する（ステップ 2 6 0 4）。

## 【 0 1 1 0 】

この時の周波数応答結果を図 2 7 に示す。

かかる構成によれば、電源／パッケージ／測定系の影響を周波数スペクトルに反映させることができ、高速かつ高精度の計算が可能となる。このように、F F T 電源ネットの F F T 結果への影響を正確に表現することができる。また周波数ごとの応答結果を乗算処理しているため、より高速処理が可能であり、またメモリ容量が少なくてもよいという特徴を持つ。

## 【 0 1 1 1 】

## 実施形態 7

この例では実施形態 6 における電源／パッケージ／測定系考慮 F F T 電流推定手段 2 3 0 3 の推定動作の変形例を示す。

前記実施形態 6 では電源／パッケージ／測定系の測定装置における周波数応答を計算し、応答結果を電源／パッケージ／測定系非考慮電流結果に乗算処理したが、この例では、電源／パッケージ／測定系非考慮電流結果の F F T 結果について各周波数ごとの電源／パッケージ／測定系の測定装置における周波数応答を計算し、応答結果を累積処理することを特徴とするものである。

## 【 0 1 1 2 】

この電源／パッケージ／測定系考慮 F F T 電流推定手段 2 3 0 3 の推定動作を図 2 5 に示す。ここでは電源／パッケージ／測定系非考慮電流推定手段（図示せず）から得られた推定電流を F F T 処理した F F T 結果と、電源／パッケージ／測定系 R L C 情報を入力情報として（ステップ 2 5 0 1）、この F F T 結果から、各周波数ごとの電流値（ノイズレベル）を選択し（ステップ 2 5 0 2）、電源／パッケージ／測定系の R L C 回路に前記周波数をもつ電流値の振幅をもつ電流を与えた際の測定装置における周波数周波数応答を計算し（ステップ 2 5 0 3）

、応答結果を累積処理する処理（ステップ 2 5 0 4）を行い、全ての周波数について処理終了であるか否かを判断し（ステップ 2 5 0 5）、終了である場合は、周波数応答の累積結果である電源、パッケージおよび測定系を考慮した周波数スペクトラムを出力情報として出力する（ステップ 2 5 0 6）。

## 【 0 1 1 3 】

かかる構成によれば、電源ネットの F F T 結果への影響を正確に表現することができる。また周波数ごとの応答結果を累積処理しているため、より高精度に表現することが可能となる。

## 【 0 1 1 4 】

## 実施形態 8

この例は、解析処理方法に特徴を有するものである。

すなわち電源波形結果をライブラリとしてもち、回路全体の F F T 特性を算出するものである。

## 【 0 1 1 5 】

この装置は、あらかじめ、入出力条件、周波数、配線容量、スリューなどをパラメータとしたセルもしくはブロックの電流解析を行いこの結果を格納した F F T ライブラリを具備したことを特徴とするものである。

## 【 0 1 1 6 】

図 2 8 に本発明の一実施形態に関わる不要輻射解析方法に用いられる装置構成を示す。同図に示す不要輻射解析装置は、入出力条件、周波数、配線容量、スリューなどをパラメータとしたセルもしくはブロックの電流解析を行いこの結果を格納した電流波形ライブラリ 2 8 0 1 と、ネットリスト 2 8 0 2 と、回路入力情報 2 8 0 3 と、電流 F F T 推定手段 2 8 0 4 とからなり、F F T 結果 2 8 0 5 を出力するようにしたものである。

## 【 0 1 1 7 】

電流 F F T 推定手段 2 8 0 4 は、図 2 9 に示すようなフローチャートで解析を実行する。

まず、ステップ 2 9 0 1 でネットリスト 3 0 0 2 に記憶されたネットリスト情報と、回路入力情報 3 0 0 3 とを読みこむ。

【 0 1 1 8 】

ついで、ステップ 2 9 0 2 で各セルに対応するライブラリより、回路規模、負荷容量、波形なまり、回路入力情報を推定する。

そしてさらにステップ 2 9 0 3 で各セルに対応するライブラリより、回路規模、負荷容量、波形なまり、回路入力情報に対応した各電流波形を呼び出し、これらを足しあわせて、電源電流結果を計算する。

【 0 1 1 9 】

こののち、ステップ 2 9 0 4 で、FFTを行い、ステップ 2 9 0 5 で出力情報の書き出しを行う。

【 0 1 2 0 】

すなわち、この例では、LSI全体のFFT解析結果を計算する際には、全ての素子のFFT解析結果を計算するのではなく、FFTライブラリから各電流波形を足しあわせることで、演算量を大幅に削減しながら、FFT結果を得ることが出来る。

【 0 1 2 1 】

以上の方法により、ライブラリから対応する電源電流波形を取り出しFFT推定を行うことにより、電流計算やFFTを省略することができ、高速化をはかることができる。

この方法は第 1 乃至第 7 の実施の形態と組み合わせることで、さらに高速かつ少メモリでFFT結果を得、高速でLSI全体のノイズを影響を見積もることが可能となる。

【 0 1 2 2 】

実施形態 9

この例は、FFT結果をライブラリに持ち、回路全体のFFT特性を算出するものである。

【 0 1 2 3 】

すなわち、あらかじめ、入出力条件、周波数、配線容量、スリューなどをパラメータとしたセルもしくはブロックの電流解析を行いこの結果を格納したFFTライブラリを具備したことを特徴とするものである。

## 【 0 1 2 4 】

図 3 0 に本発明の一実施形態に関わる不要輻射解析方法に用いられる装置構成を示す。同図に示す不要輻射解析装置は、入出力条件、周波数、配線容量、スリユーなどをパラメータとしたセルもしくはブロックの電流解析を行いこの結果を格納した F F T ライブラリ 3 0 0 1 と、ネットリスト 3 0 0 2 と、回路入力情報 3 0 0 3 と、電流 F F T 推定手段 3 0 0 4 とからなり、F F T 結果 3 0 0 5 を出力するようにしたものである。

## 【 0 1 2 5 】

電流 F F T 推定手段 3 0 0 4 は、図 3 1 に示すようなフローチャートで解析を実行する。

まず、ステップ 3 1 0 1 でネットリスト 3 1 0 2 に記憶されたネットリスト情報と、回路入力情報 3 1 0 3 とを読みこむ。

## 【 0 1 2 6 】

ついで、ステップ 3 1 0 2 で各セルに対応するライブラリより、回路規模、負荷容量、波形なまり、回路入力情報を推定する。

そしてさらにステップ 3 1 0 3 で各セルに対応するライブラリより、回路規模、負荷容量、波形なまり、回路入力情報更に対応した F F T 結果を計算し、積算する。

こののち、ステップ 3 1 0 4 で、出力情報の書き出しを行う。

## 【 0 1 2 7 】

すなわち、この例では、L S I 全体の F F T 解析結果を計算する際には、全ての素子の F F T 解析結果を計算するのではなく、F F T ライブラリから各周波数の電流成分を足しあわせることで、演算量を大幅に削減しながら、F F T 結果を得ることが出来る。

## 【 0 1 2 8 】

以上の方法により、ライブラリから取り出し F F T 推定を行うことにより、電流計算や F F T を省略することができ、高速化をはかることができる。

この方法は第 1 乃至第 7 の実施の形態と組み合わせることで、さらに高速かつ少メモリで F F T 結果を得、高速で L S I 全体のノイズを影響を見積もることが

可能となる。

【 0 1 2 9 】

なお、この方法においては、あらかじめ入出力条件、周波数、配線容量、スリユーなどをパラメータとするセルもしくはブロックの F F T 解析結果をライブラリとしてもつようにしたが、静的解析あるいは動的解析で F F T データを作成するようにしてもよい。（特願平 1 1 - 1 9 6 1 9 0、特願平 1 1 - 2 0 0 8 4 7）

【 0 1 3 0 】

またさらに推定しようとする範囲の F F T 結果に絞ることでデータ量を削減することも可能である。

【 0 1 3 1 】

実施形態 1 0

この例は、機能レベルの解析方法に関するものである。

すなわち、あらかじめ、入出力条件、周波数、配線容量、スリユー、構成などをパラメータとしたクロックバッファ、メモリ、F F、I O の F F T 解析結果をライブラリとしてもち、機能記述から主要構成部分のみ仮に論理合成し、F F T 結果を推定するようにしたことを特徴とするものである。

【 0 1 3 2 】

図 3 2 にこの不要輻射解析方法に用いられる装置構成を示す。同図に示す不要輻射解析装置は、入出力条件、周波数、配線容量、スリユー、構成などをパラメータとしたクロックバッファ、メモリ、F F、I O の F F T 解析結果を格納した機能記述用ライブラリ 3 2 0 1 と、機能記述 3 2 0 2 を具備した機能記述部と、回路入力情報 3 2 0 3 と、機能記述 F F T 推定手段 3 2 0 4 とからなり、機能記述 F F T 結果 3 2 0 5 を出力するようにしたものである。

【 0 1 3 3 】

機能記述 F F T 推定手段 3 2 0 4 は、図 3 3 に示すようなフローチャートで解析を実行する。

まず、ステップ 3 3 0 1 で機能記述部に記憶された機能記述 3 2 0 2 と、回路入力情報 3 2 0 3 とを読みこむ。



【 0 1 3 4 】

ついで、ステップ 3 3 0 2 で機能記述から図 3 4 に示すようなクロックツリーメモリ、フリップフロップ、入出力バッファなどの機能的グループ分けを行う。

そしてステップ 3 3 0 3 で各グループに対応するライブラリより、回路規模、負荷容量、波形なまり、回路入力情報を推定する。

そしてさらにステップ 3 3 0 4 で各グループに対応するライブラリより、回路規模、負荷容量、波形なまり、回路入力情報更に対応したFFT結果を計算し、積算する。

こののち、ステップ 3 3 0 5 で、出力情報の書き出しを行う。

【 0 1 3 5 】

すなわち、この例では、L S I 全体の F F T 解析結果を計算する際には、全ての素子の F F T 解析結果を計算するのではなく、機能レベルでグループ分けし、推定することにより、高速で L S I 全体のノイズの影響を見積もることが出来る。

【 0 1 3 6 】

実施形態 1 1

この例は、ダイナミック解析とスタティック解析とのよい点を利用したハイブリッド解析方法に関するものである。

すなわち、あらかじめ推定手法を選択し、最適な F F T 結果推定を行うようにしたものである。

図 3 5 にこの不要輻射解析方法に用いられる装置構成を示す。同図に示す不要輻射解析装置は、入出力条件、周波数、配線容量、スリユー、構成、必要とする精度などに応じてネットリスト 3 5 0 1 から推定手法を選択する推定手法選択手段 3 5 0 2 と、選択された推定方法を組み合わせて、F F T 結果を推定する電源電流 F F T 結果推定手段 3 5 0 3 とからなり、F F T 結果 3 5 0 4 を出力するようにしたものである。

【 0 1 3 7 】

推定手法選択手段 3 5 0 2 は、図 3 6 に示すようなフローチャートで解析を実行する。

まず、ステップ3601で入力情報を読みこむ。

【0138】

ついで、ステップ3602で各インスタンスの消費電力を推定する。

そしてステップ3603で消費電力の高いインスタンスに高精度推定手法を用い、それ以外を高速推定手法を適用するようにして、推定手法を選択する。

【0139】

このようにして、高速処理を行うことが可能となる。

【0140】

#### 実施形態12

最初のステップで概略解析した後、ピークの大きい部分をダイナミック解析を用いて詳細に解析するようにすることにより、高速でLSI全体のノイズの影響を見積もることが出来る。(図37)

【0141】

推定手法選択手段3502は、図37に示すようなフローチャートで解析を実行する。

まず、ステップ3701で入力情報を読みこむ。

【0142】

ついで、ステップ3702で各インスタンスのピーク電流を推定する。

そしてステップ3703でピークの高いインスタンスに高精度推定手法を用い、それ以外を高速推定手法を適用するようにして、推定手法を選択する。

【0143】

このようにして、高速処理を行うことが可能となる。

【0144】

#### 実施形態13

なお、最初のステップで消費電力量、FF/CLK集中から各ブロック毎に解析手法を選択するという方法をとるようにしてもよい。(図38)

【0145】

推定手法選択手段3502は、図38に示すようなフローチャートで解析を実行する。

まず、ステップ 3 8 0 1 で入力情報を読みこむ。

【 0 1 4 6 】

ついで、ステップ 3 8 0 2 で各インスタンスの消費電力を推定する。

そしてステップ 3 8 0 3 で各ブロックグループ毎に消費電力の総和を計算し、ステップ 3 8 0 4 にピークの高いグループに高精度推定手法を用い、それ以外を高速推定手法を適用するようにして、推定手法を選択する。

【 0 1 4 7 】

このようにして、高速処理を行うことが可能となる。

#### 実施形態 1 4

また、グループ毎のピーク電流の総和を計算し、ピークの高いグループに高精度推定手法を、それ以外に高速推定手法を適用する手法をとるようにしてもよい。(図 3 9)

【 0 1 4 8 】

推定手法選択手段 3 5 0 2 は、図 3 9 に示すようなフローチャートで解析を実行する。

まず、ステップ 3 9 0 1 で入力情報を読みこむ。

【 0 1 4 9 】

ついで、ステップ 3 9 0 2 で各インスタンスのピーク電流を推定する。

そしてステップ 3 9 0 3 で各グループ毎にピーク電流の総和を計算し、ステップ 3 9 0 4 にピークの高いグループに高精度推定手法を用い、それ以外を高速推定手法を適用するようにして、推定手法を選択する。

【 0 1 5 0 】

このようにして、高速処理を行うことが可能となる。

【 0 1 5 1 】

#### 実施形態 1 5

グループ毎のフリップフロック・クロックバッファの個数を計算し、個数の多いグループに高精度推定手法を、それ以外に高速推定手法を適用する手法をとるようにしてもよい。

【 0 1 5 2 】

推定手法選択手段3502は、図40に示すようなフローチャートで解析を実行する。

まず、ステップ4001で入力情報を読みこむ。

【0153】

ついで、ステップ4002で、グループ毎のフリップフロック・クロックバッファの個数を計算し、各インスタンスの消費電力を推定する。

そしてステップ4003で個数の多いグループに高精度推定手法を用い、それ以外を高速推定手法を適用するようにして、推定手法を選択する。

【0154】

このようにして、高速処理を行うことが可能となる。

【0155】

#### 実施形態16

この例も、ダイナミック解析とスタティック解析とのよい点を利用したハイブリッド解析方法に関するものである。

すなわち、解析精度に応じて判断することにより、あらかじめ推定手法を選択し、最適なFFT結果推定を行うようにしたものである。

図41にこの不要輻射解析方法に用いられる装置構成を示す。同図に示す不要輻射解析装置は、入出力条件、周波数、配線容量、スリュー、構成、必要とする精度などに応じてネットリスト4101と回路入力情報4102とから推定手法を選択する推定手法選択手段4103と、選択された推定方法を組み合わせて、FFT結果を推定する電源電流FFT結果推定手段4104とからなり、FFT結果4105を出力するようにしたものである。

【0156】

推定手法選択手段4102は、図42に示すようなフローチャートで解析を実行する。

まず、ステップ4201で入力情報を読みこむ。

【0157】

ついで、ステップ4202で各インスタンスの消費電力またはピーク電流を推定する。

そしてステップ4 2 0 3で各インスタンスの変化回数を推定する。

そしてステップ4 2 0 4で消費電力またはピーク電流と変化回数とを積算し、この積算値の高いインスタンスに高精度推定手法を用い、それ以外を高速推定手法を適用するようにして、推定手法を選択する。

【0 1 5 8】

このようにして、高速処理を行うことが可能となる。

【0 1 5 9】

#### 実施形態 1 7

また、高速推定手法で周波数スペクトルを計算し、ピークの高い個所に高精度推定手法を再適用するようにしてもよい。

すなわち図4-3にそのフローチャートを示すように、推定手法選択手段4-1-0 2は、解析を実行する。

まず、ステップ4 3 0 1で入力情報を読みこむ。

【0 1 6 0】

ついで、ステップ4 3 0 2で高速推定手法で周波数スペクトル（FFT結果）を計算する。

そしてステップ4 3 0 3でピークの高い個所に高精度推定手法を再適用し、推定手法を選択する。

【0 1 6 1】

このようにして、高速かつ高精度処理を行うことが可能となる。

【0 1 6 2】

#### 実施形態 1 8

次にインクリメント計算を用いた不要輻射解析方法について説明する。

修正時には再計算が必要であり、非常に時間がかかるという問題があり、本実施形態では、これを解決するためになされたもので差分のみを演算することにより、高速化を図るようにしたことを特徴とする。

図4 4にこの不要輻射解析方法に用いられる装置構成を示す。同図に示す不要輻射解析装置は、電源／パッケージ／測定系のRLC情報4 4 0 1と電源パッケージ非考慮のFFTにより得られた周波数スペクトル4 4 0 5と、入出力条件、

周波数、配線容量、スリュー、構成、必要とする精度などに応じてネットリスト 4402 および変更点を示す変更点情報 4403 とを、電源パッケージ考慮 F F T 再推定手段 4404 で、F F T 結果を推定し、F F T 結果 4406 を出力するようにしたものである。

#### 【0163】

再推定手法選択手段 4404 は、図 45 に示すようなフローチャートで解析を実行する。

まず、ステップ 4501 で入力情報を読みこむ。

#### 【0164】

ついで、ステップ 4502 で変更箇所が電源であるかどうかを判断し、電源である場合は、電源考慮 F F T 解析を実行する（ステップ 4504）。

電源でない場合は、変更箇所のみ電源非考慮 F F T 解析により置き換え（ステップ 4503）、ついで電源考慮 F F T 解析を実行する（ステップ 4504）。

#### 【0165】

このようにして、高速処理を行うことが可能となる。

#### 【0166】

##### 【発明の効果】

本発明は、不要輻射の主要因とも言える電源電流の解析において、

当該 L S I チップの回路情報から理想電源において電源電流に流れる等価電源電流情報を算出する工程と、前記等価電源電流情報に、前記 L S I チップに電流を供給する電源の電源情報、前記半導体チップのパッケージのもつパッケージ情報および前記半導体チップの特性を測定する測定系のもつ測定系情報のうちの少なくとも 1 つの情報を解析制御情報として考慮し、前記回路情報に前記解析制御情報を反映させた総合情報を等価回路として見積もる見積もり工程と、前記見積もり工程で見積もられた総合情報に従い、シミュレーションを実行するシミュレーション工程とを含むことを特徴とする。

#### 【0167】

上記構成によれば、電源／パッケージ／測定系に起因する不要輻射を、高速かつ少メモリで高精度に解析することが出来る。

【 0 1 6 8 】

そして電源及びグラウンドの抵抗、容量、インダクタンスによるデカップリングの影響を、ハイブリッド解析を、電源電流計算に反映することにより高速性と高精度化を両立させ、シミュレーション上においてLSIの不要輻射を現実的な時間で評価することを可能にする。さらには、EMI発生個所の特定を支援することによる効率的なEMI対策をも可能にするものである。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施の形態における不要輻射解析方法を実現するための構成を示すブロック図

【図 2】

本発明の第 1 の実施の形態における不要輻射解析方法を実現するためのフローチャート図

【図 3】

第 1 の実施の形態における不要輻射解析方法で用いられるネットリストの一例を示す図

【図 4】

第 1 の実施の形態における不要輻射解析方法で用いられる電源／パッケージ／測定系RLC情報を示す等価回路図

【図 5】

第 1 の実施の形態における不要輻射解析方法で得られた周波数スペクトルの一例

【図 6】

推定電源電流モデルの波形モデルを示す図

【図 7】

本発明の第 1 の実施形態の電源／パッケージ／測定装置非考慮電流推定手段を論理シミュレータを用いて実現する際に用いられる最適なモデリングです波形モデルを示す図

【図 8】

本発明の第 1 の実施形態でもちいられるデータの一例を示す図

【図 9】

本発明の第1の実施形態で等価電源電流の算出方法を示す説明図

【図 1 0】

本発明の第1の実施形態でもちいられるズ8のデータに対応した周波数スペクトルデータの一例を示す図

【図 1 1】

第1の実施の形態における不要輻射解析方法で用いられる電源／パッケージ／測定系 R L C 情報を示す等価回路図

【図 1 2】

本発明の第1の実施の形態における詳細周波数記憶手段のデータ例を示す図

【図 1 3】

本発明の第1の実施の形態における電源／パッケージ／測定系非考慮推定手段の推定方法を示すフローチャート図

【図 1 4】

本発明の第1の実施の形態における電源／パッケージ／測定系考慮推定手段の推定方法を示すフローチャート図

【図 1 5】

本発明の第2の実施の形態における同期読み出し方法を示すフローチャート図

【図 1 6】

本発明の第2の実施の形態における電源／パッケージ／測定系非考慮推定手段の推定方法を示すフローチャート図

【図 1 7】

本発明の第2の実施の形態における電源／パッケージ／測定系考慮推定手段の推定方法を示すフローチャート図

【図 1 8】

本発明の第3の実施の形態における電源／パッケージ／測定系考慮推定手段の推定方法を示すフローチャート図

【図 1 9】



本発明の第 4 の実施の形態における F F T 解析のフローチャート図

【図 2 0】

本発明の第 4 の実施の形態における電源／パッケージ／測定系考慮推定手段の推定方法を示すフローチャート図

【図 2 1】

本発明の第 4 の実施の形態における電流情報を示す図

【図 2 2】

本発明の第 4 の実施の形態における平均化電流情報を示す図

【図 2 3】

本発明の第 5 の実施の形態における F F T 解析のフローチャート図

【図 2 4】

本発明の第 5 の実施の形態における電源／パッケージ／測定系考慮推定手段の推定方法を示すフローチャート図

【図 2 5】

本発明の第 7 の実施の形態における周波数応答結果を示す図

【図 2 6】

本発明の第 6 の実施の形態における電源／パッケージ／測定系考慮推定手段の推定方法を示すフローチャート図

【図 2 7】

本発明の第 6 の実施の形態における周波数応答結果を示す図

【図 2 8】

本発明の第 8 の実施の形態における不要輻射解析方法を実現するための構成を示すブロック図

【図 2 9】

本発明の第 8 の実施の形態における F F T 推定手段の推定方法を示すフローチャート図

【図 3 0】

本発明の第 9 の実施の形態における不要輻射解析方法を実現するための構成を示すブロック図

【図 3 1】

本発明の第 9 の実施の形態における F F T 推定手段の推定方法を示すフローチャート図

【図 3 2】

本発明の第 1 0 の実施の形態における不要輻射解析方法を実現するための構成を示すブロック図

【図 3 3】

本発明の第 1 0 の実施の形態における F F T 推定手段の推定方法を示すフローチャート図

【図 3 4】

本発明の第 1 0 の実施の形態における機能記述の一例を示す図

【図 3 5】

本発明の第 1 1 の実施の形態におけるハイブリッド解析を用いた推定方法を示すブロック図

【図 3 6】

本発明の第 1 1 の実施の形態におけるハイブリッド解析を用いた推定方法を示すフローチャート図

【図 3 7】

本発明の第 1 2 の実施の形態におけるハイブリッド解析を用いた推定方法を示すフローチャート図

【図 3 8】

本発明の第 1 3 の実施の形態におけるハイブリッド解析を用いた推定方法を示すフローチャート図

【図 3 9】

本発明の第 1 4 の実施の形態におけるハイブリッド解析を用いた推定方法を示すフローチャート図

【図 4 0】

本発明の第 1 5 の実施の形態におけるハイブリッド解析を用いた推定方法を示すフローチャート図

【図 4 1】

本発明の第 1 6 の実施の形態におけるハイブリッド解析を用いた推定方法を実行するための装置ブロック図

【図 4 2】

本発明の第 1 6 の実施の形態におけるハイブリッド解析を用いた推定方法を示すフローチャート図

【図 4 3】

本発明の第 1 7 の実施の形態におけるハイブリッド解析を用いた推定方法を示すフローチャート図

【図 4 4】

本発明の第 1 8 の実施の形態におけるインクリメンタル解析を用いた推定方法を実行するための装置を示すブロック図

【図 4 5】

本発明の第 1 8 の実施の形態におけるインクリメンタル解析を用いた推定方法を示すフローチャート図

【図 4 6】

従来例の不要輻射解析方法を実現するための概念構成を示すブロック図

【図 4 7】

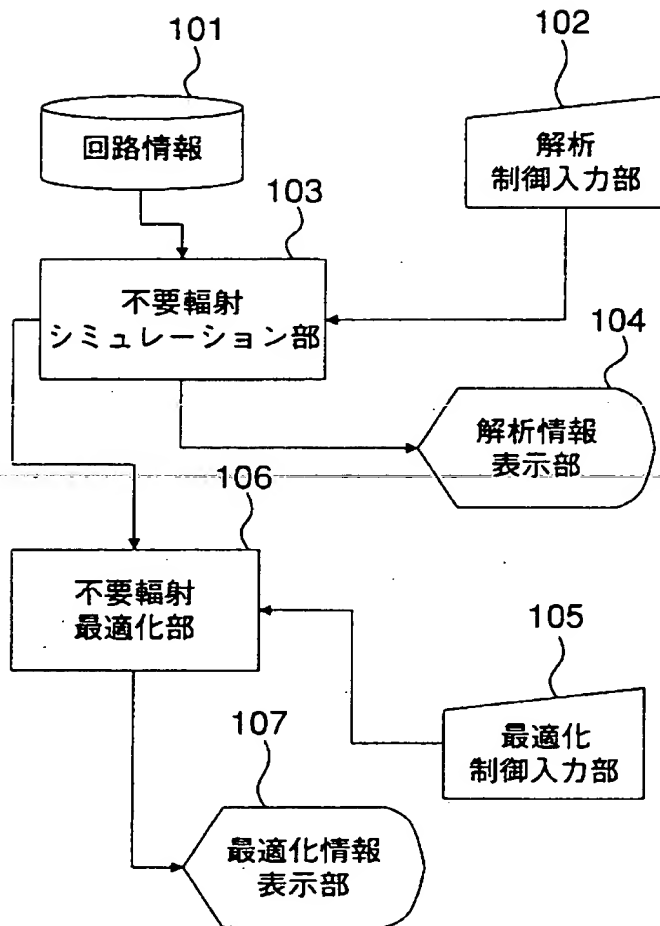
従来例のトランジスタレベルの不要輻射解析方法を実現するための概念構成を示すブロック図

【符号の説明】

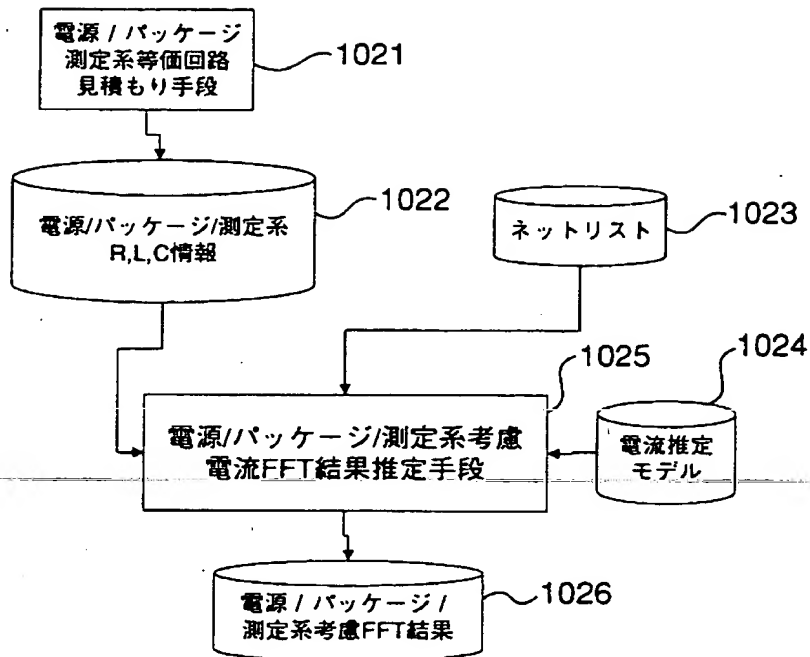
- 1 0 1 回路情報
- 1 0 2 解析制御入力部
- 1 0 3 不要輻射シミュレーション部
- 1 0 4 解析情報表示部
- 1 0 5 最適化制御入力部
- 1 0 6 不要輻射最適化部
- 1 0 7 最適化情報表示部

【書類名】 図面

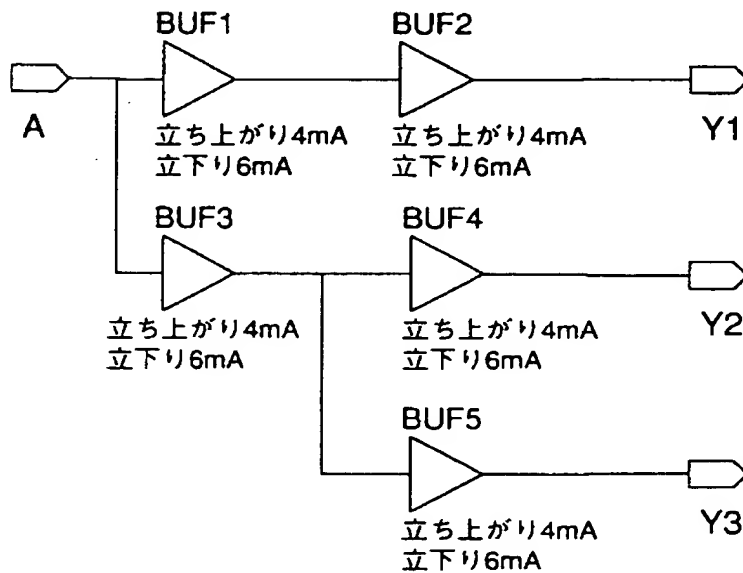
【図 1】



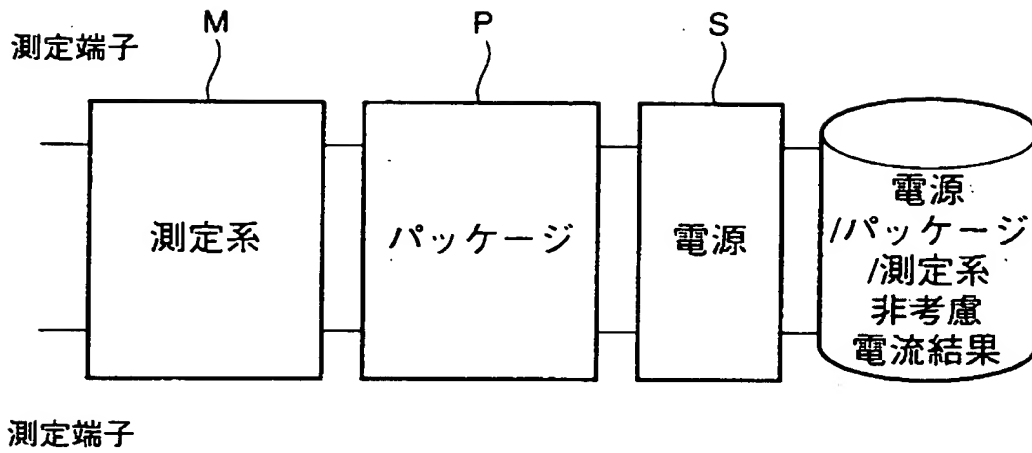
【図 2】



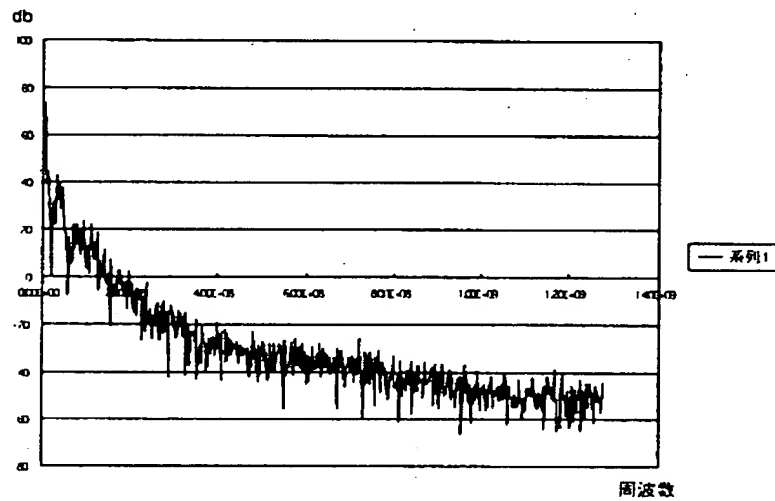
【図 3】



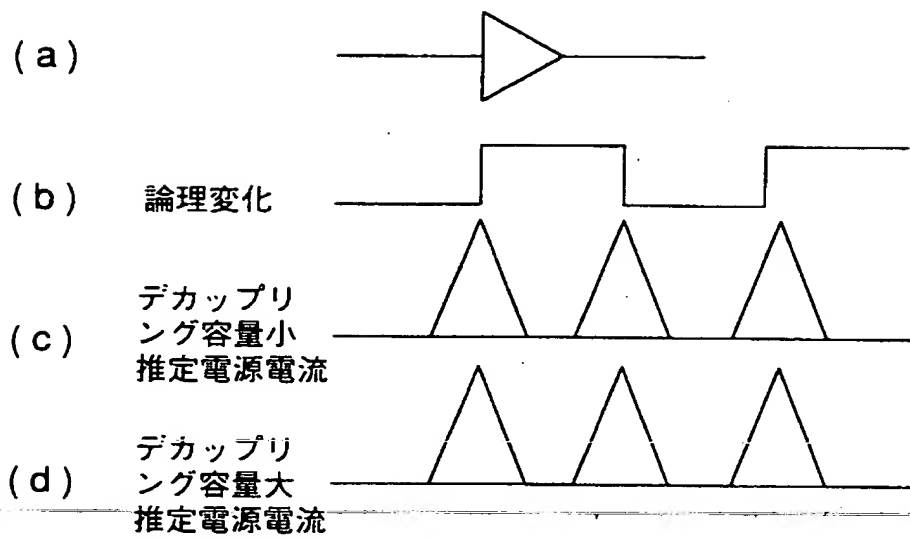
【図 4】



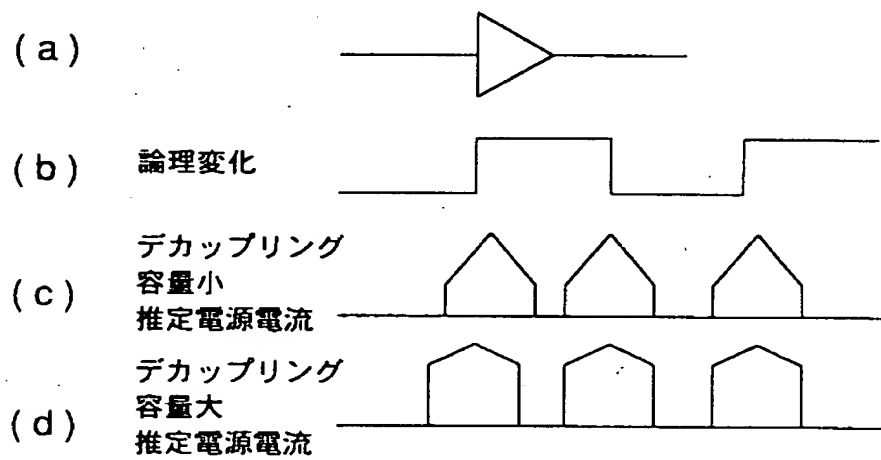
【図 5】



【図 6】



【図 7】



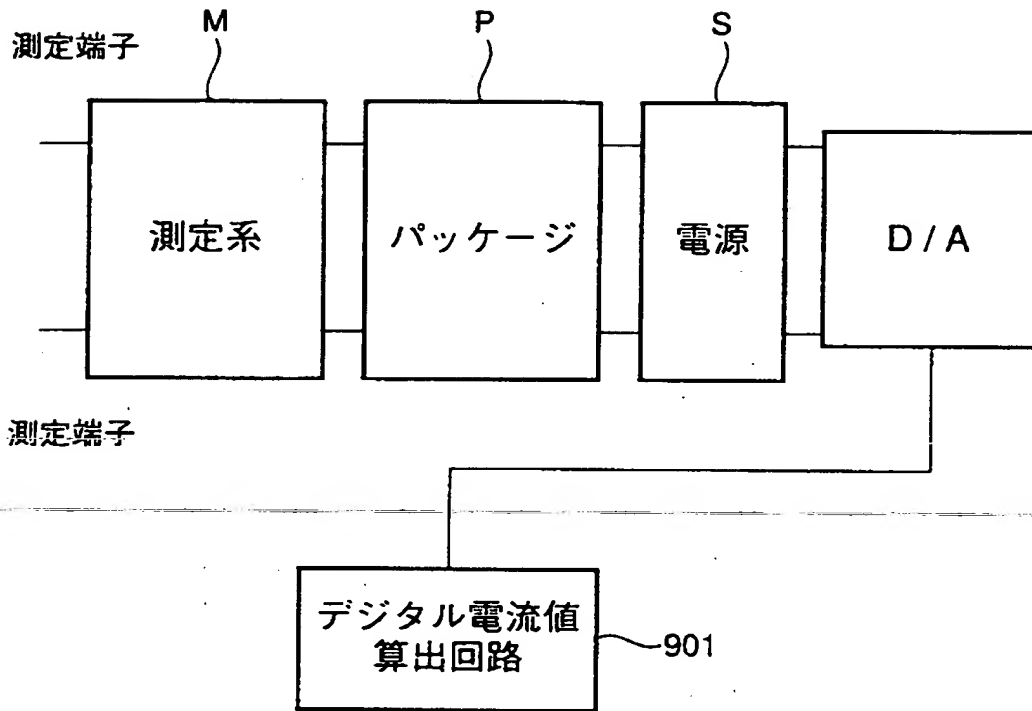
【図 8】

時刻[ns]	電源電流値[mA]
0	0
95	20
100	50
105	20
195	30
200	70
205	30
295	20
300	50
305	20
395	30
400	70
405	30
495	20
500	30
505	20

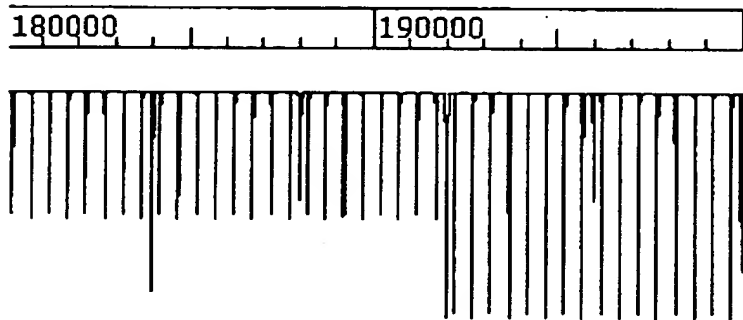
801 802



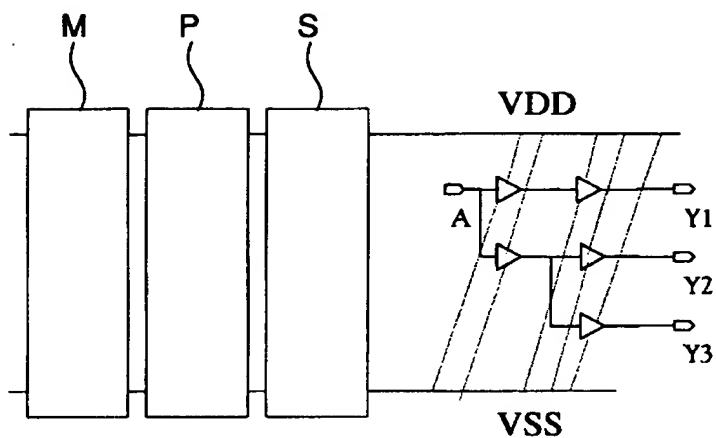
【図 9】



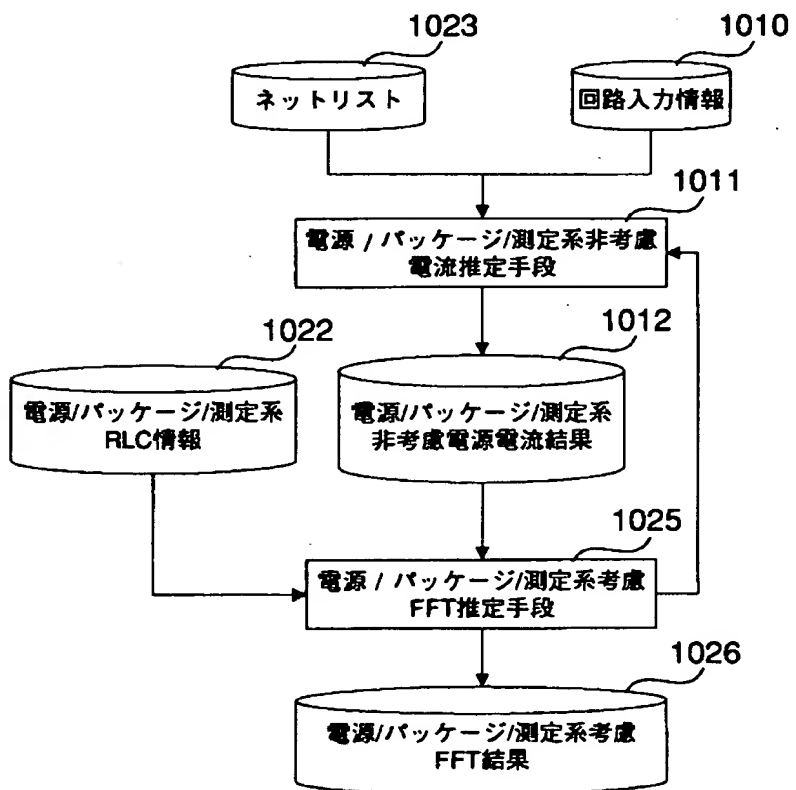
【図 1 0】



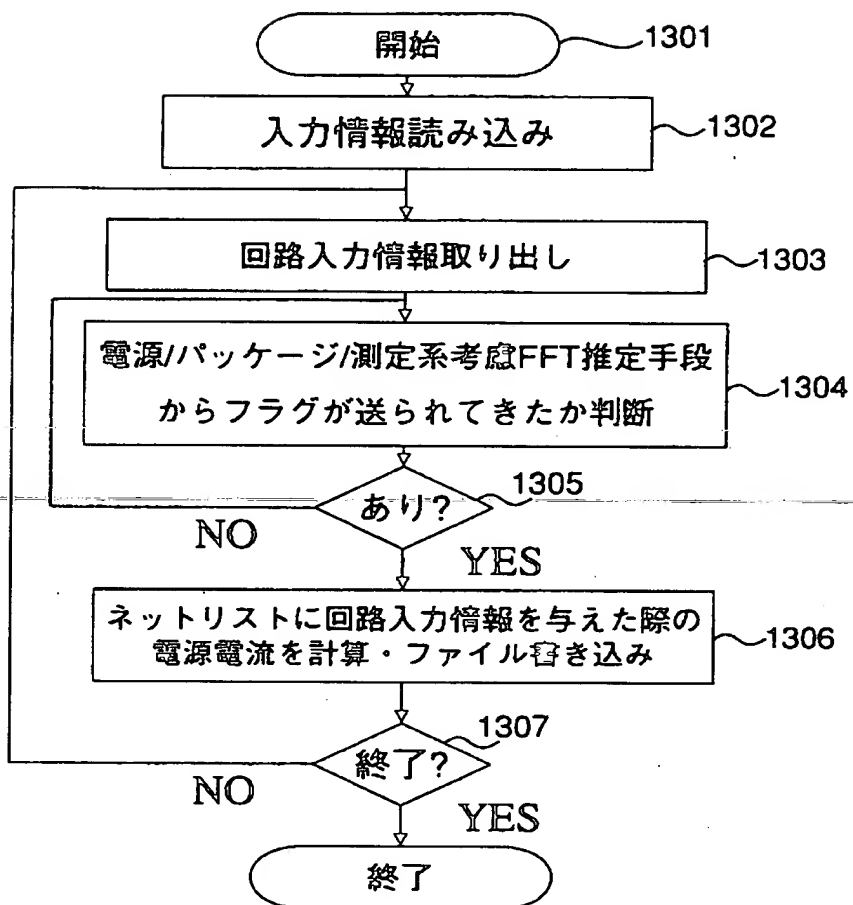
【図 11】



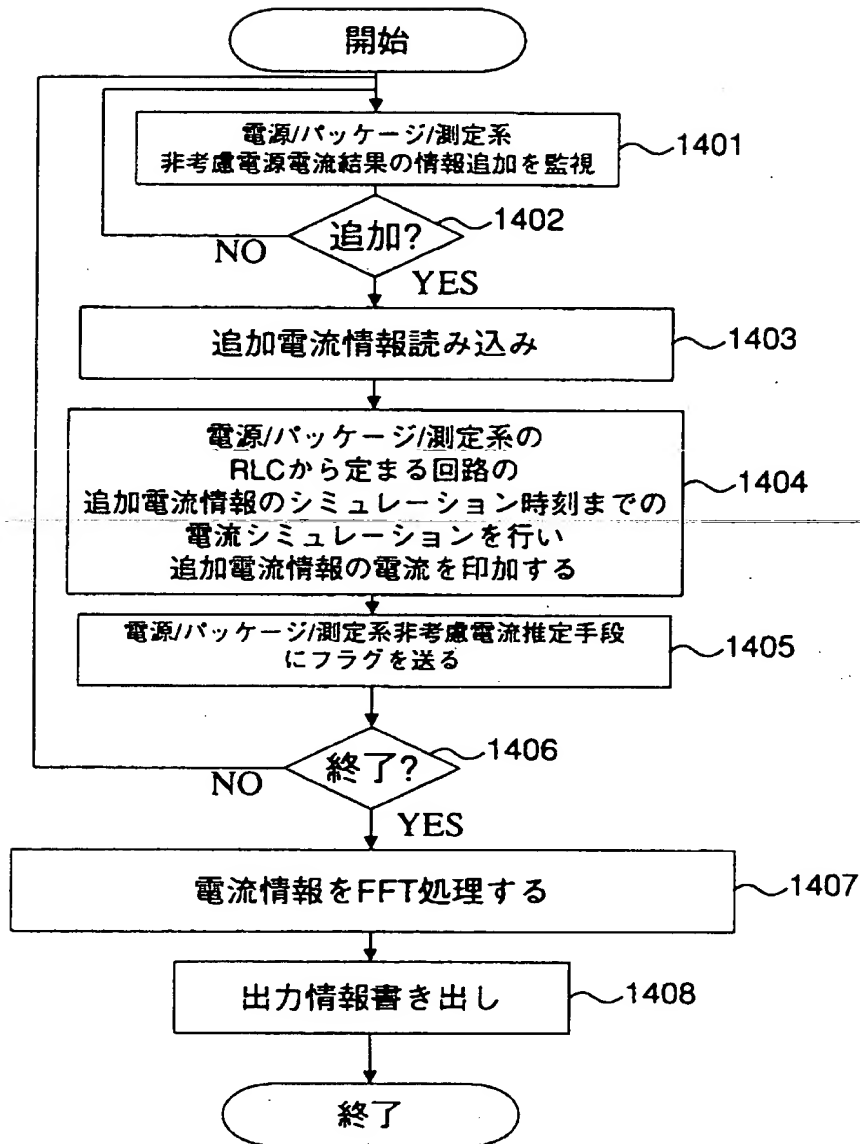
【図 12】



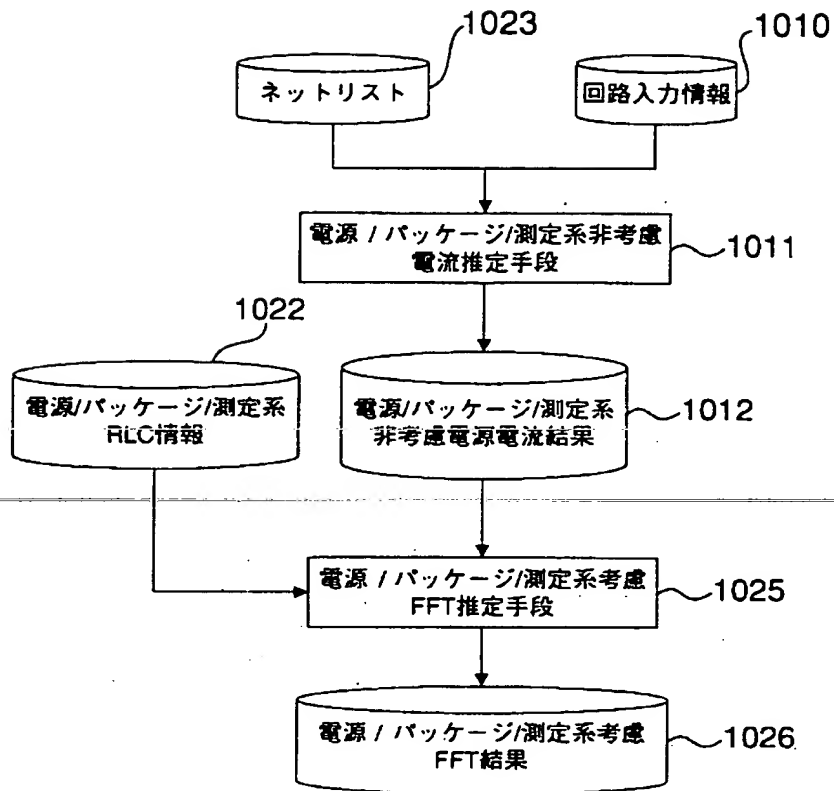
【図 1 3】



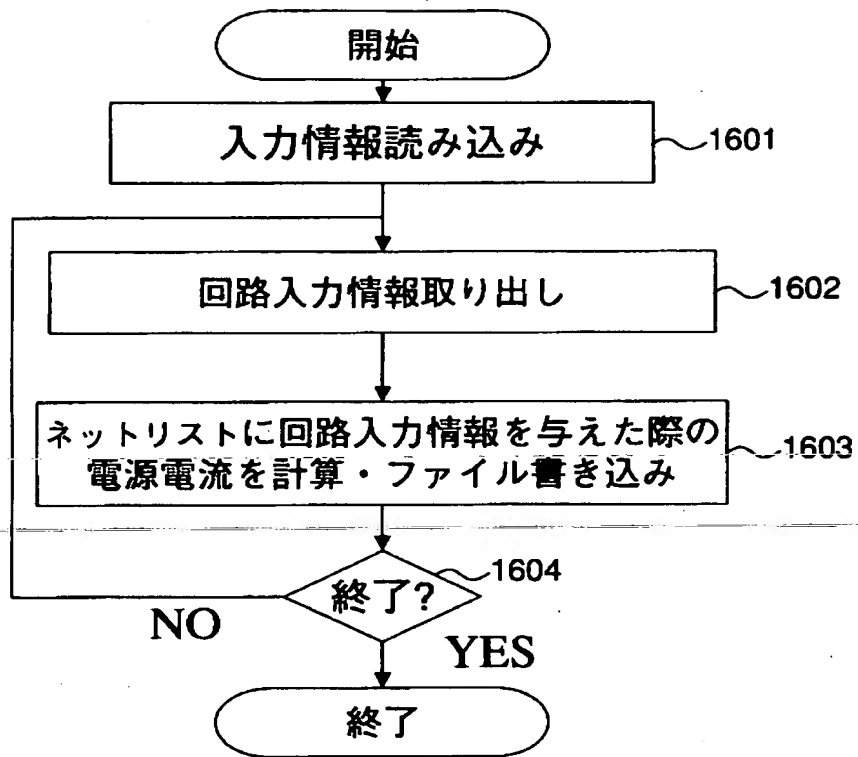
【図 1 4】



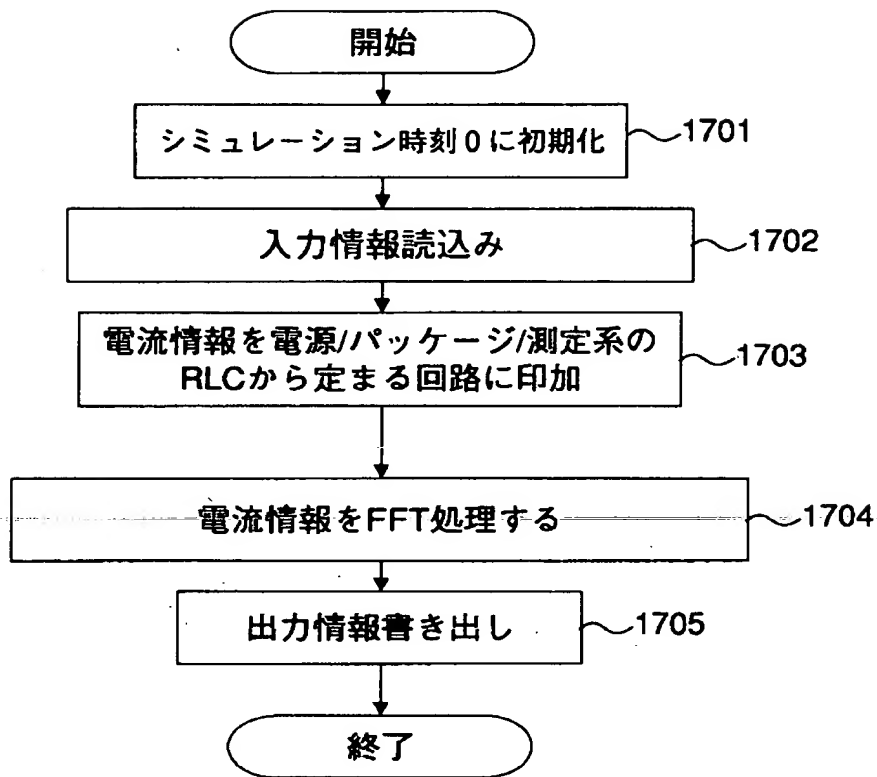
【図15】



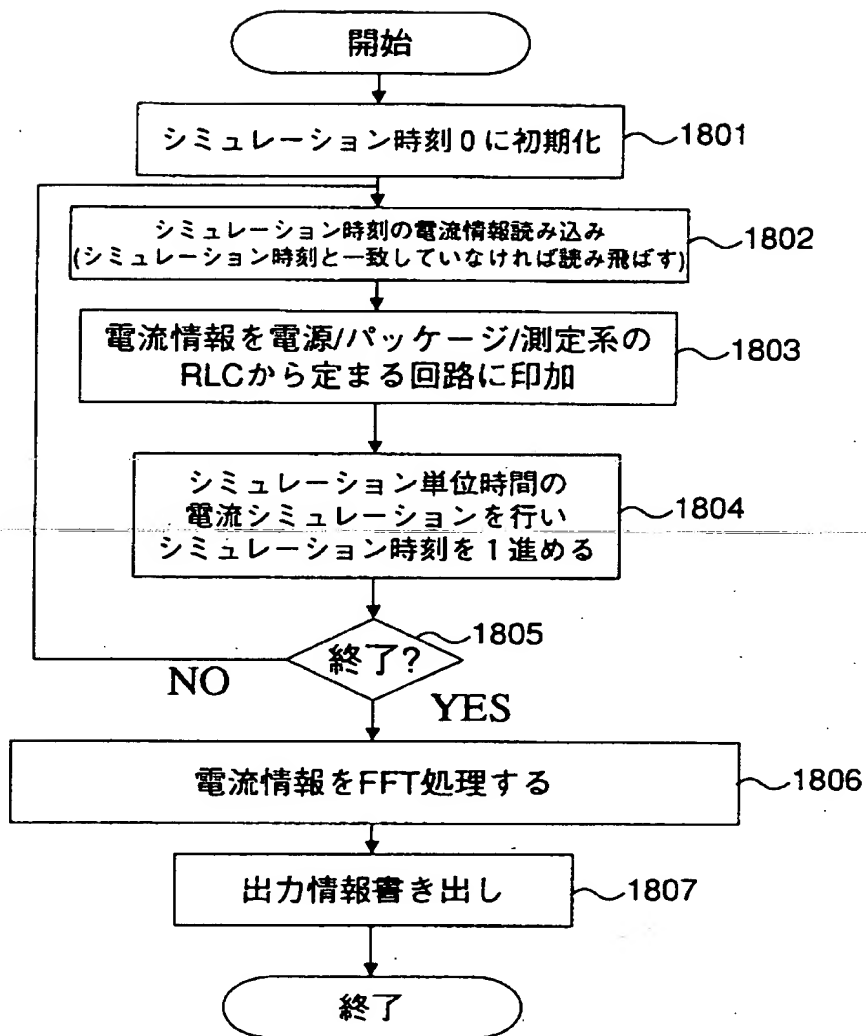
【図 1 6】



【図 1 7】

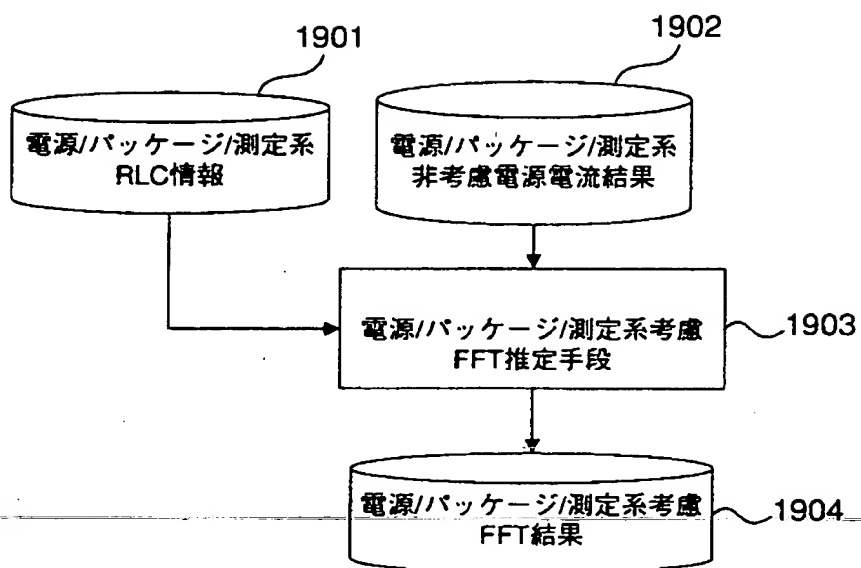


【図 1 8】

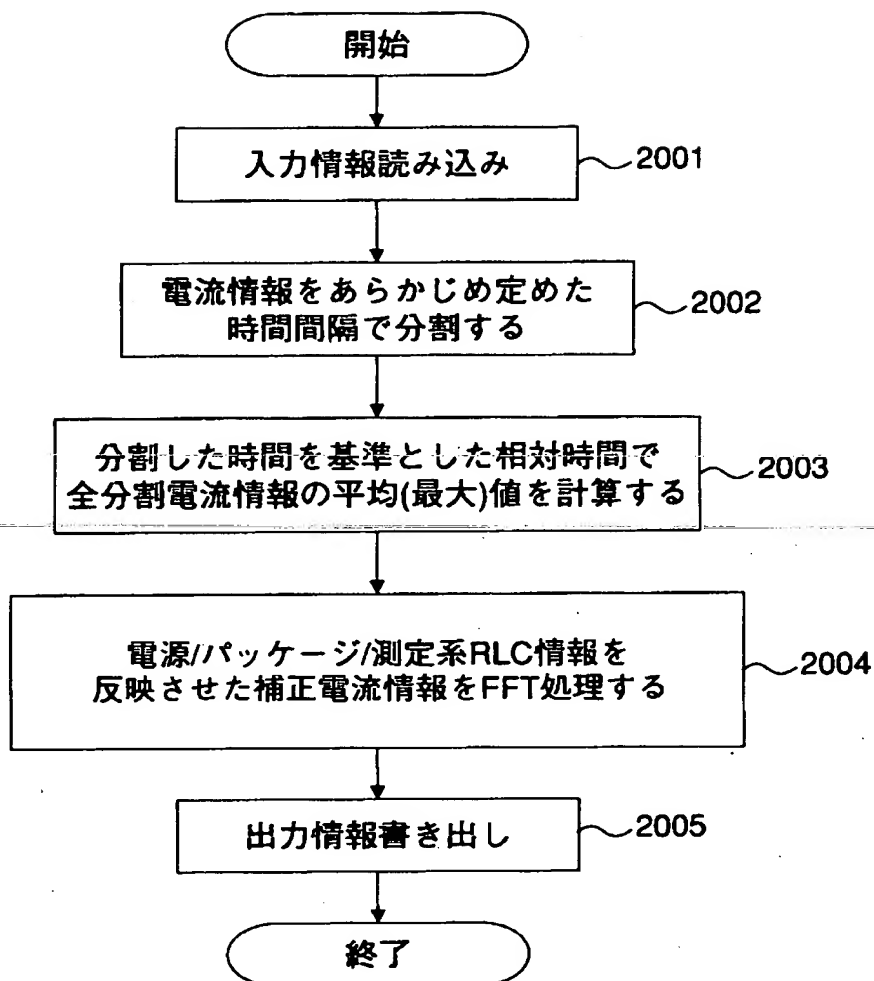




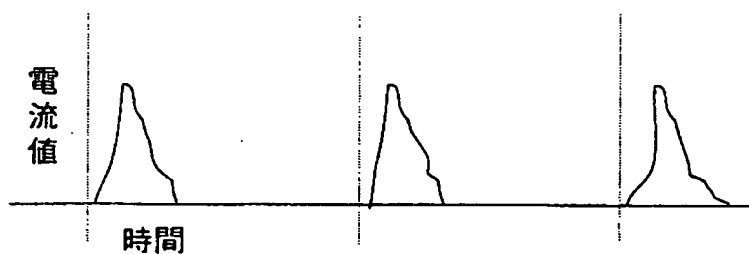
【図 1 9】



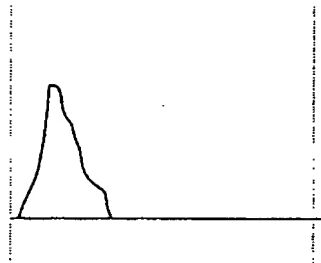
【図20】



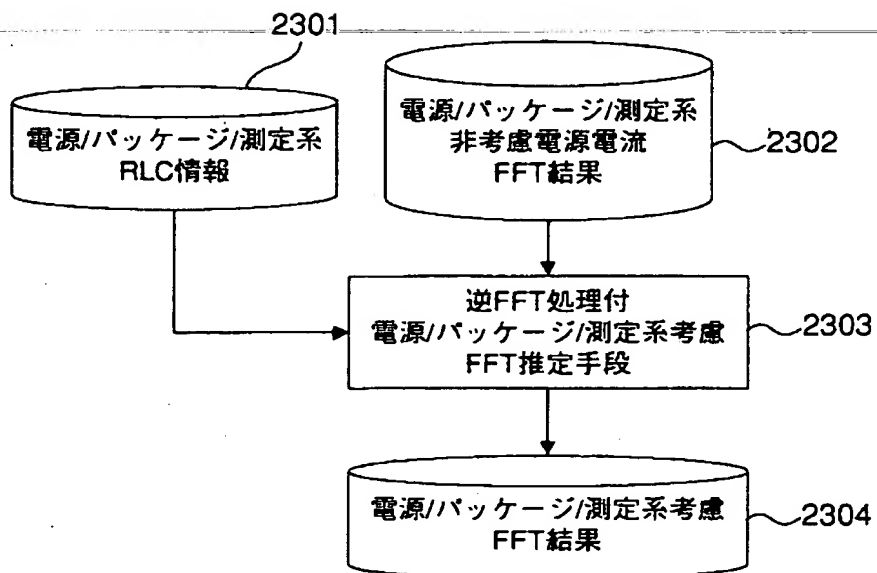
【図21】



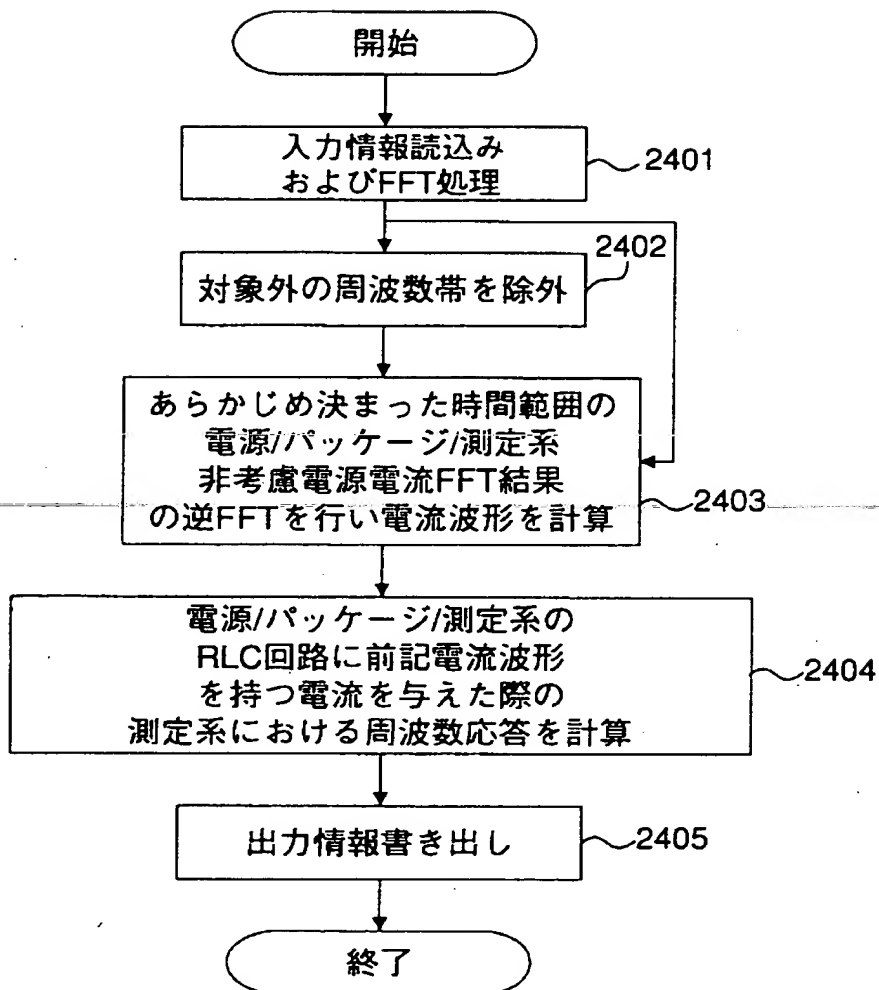
【図 22】



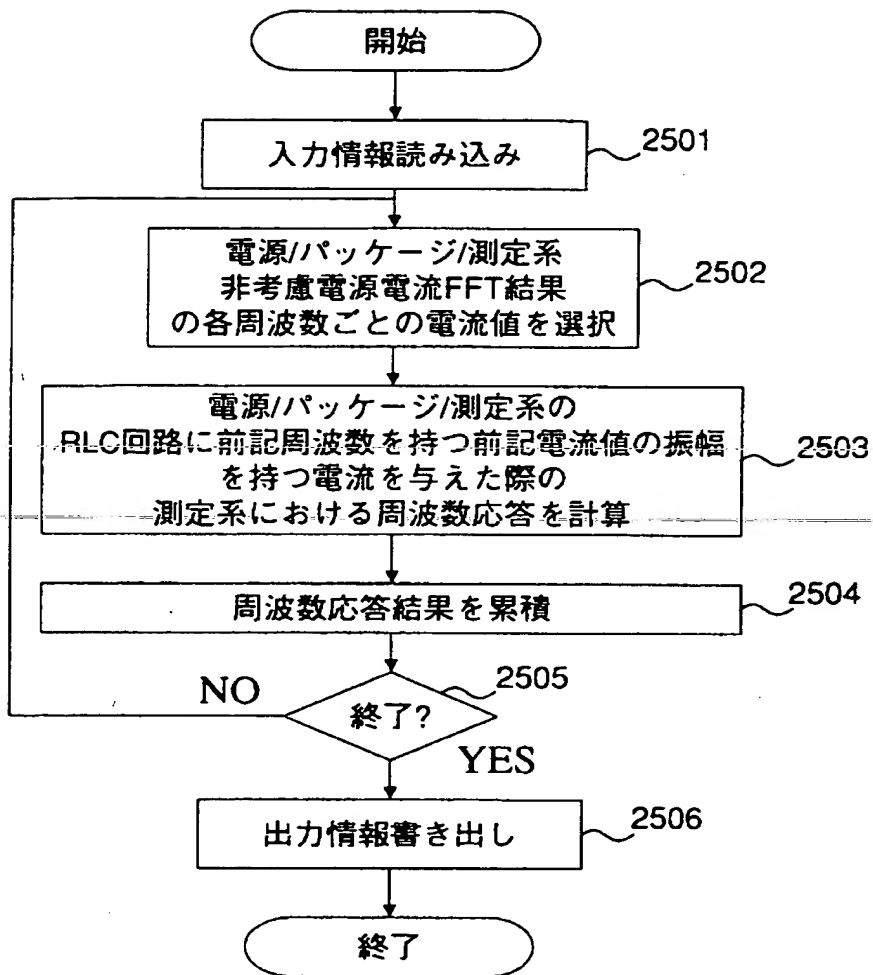
【図 23】



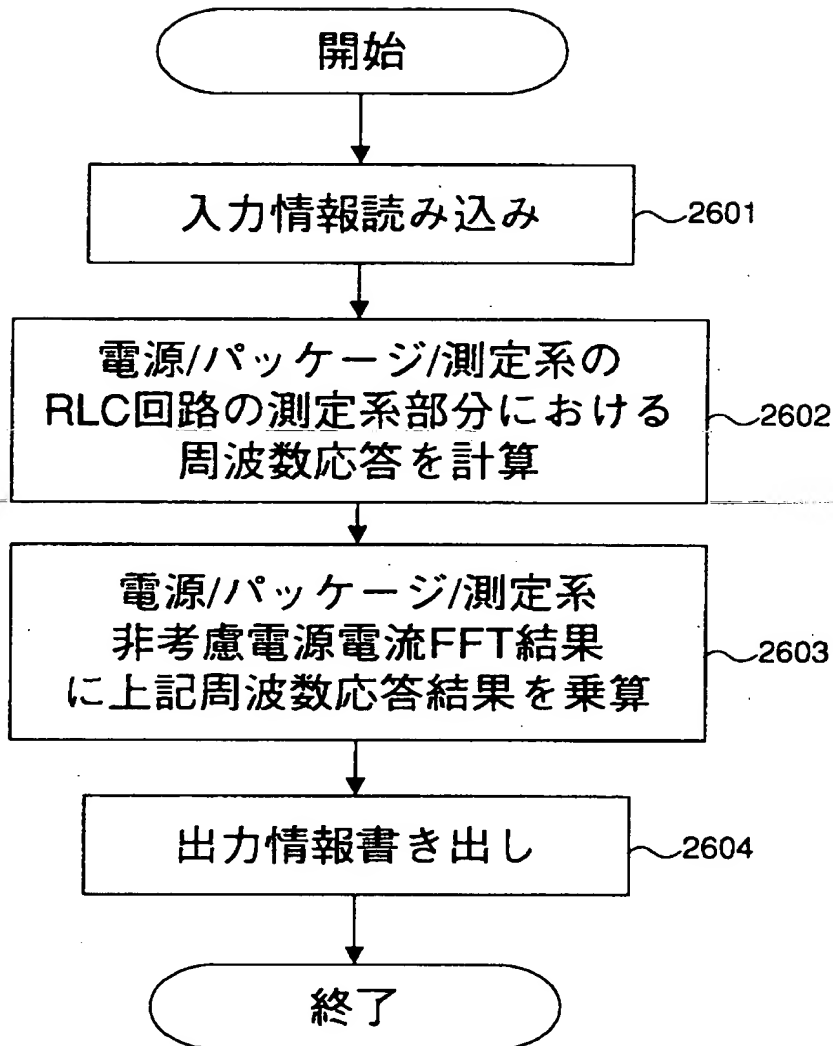
【図 2 4】



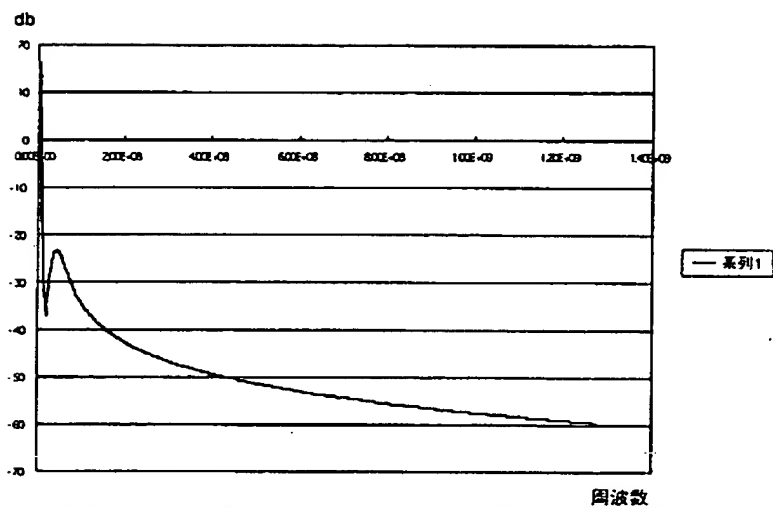
【図 2 5】



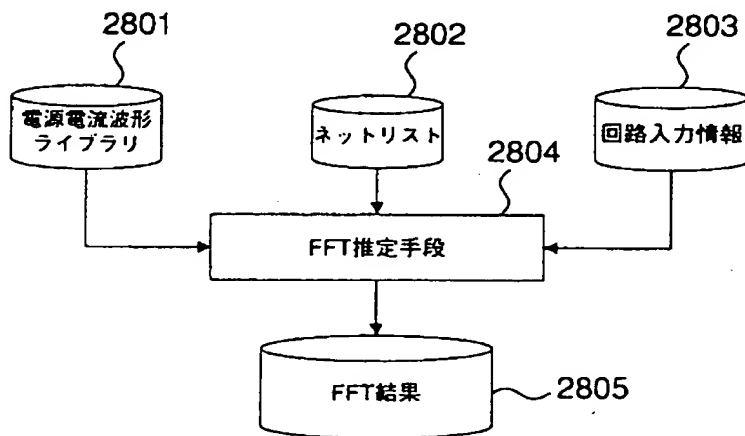
【図 2 6】



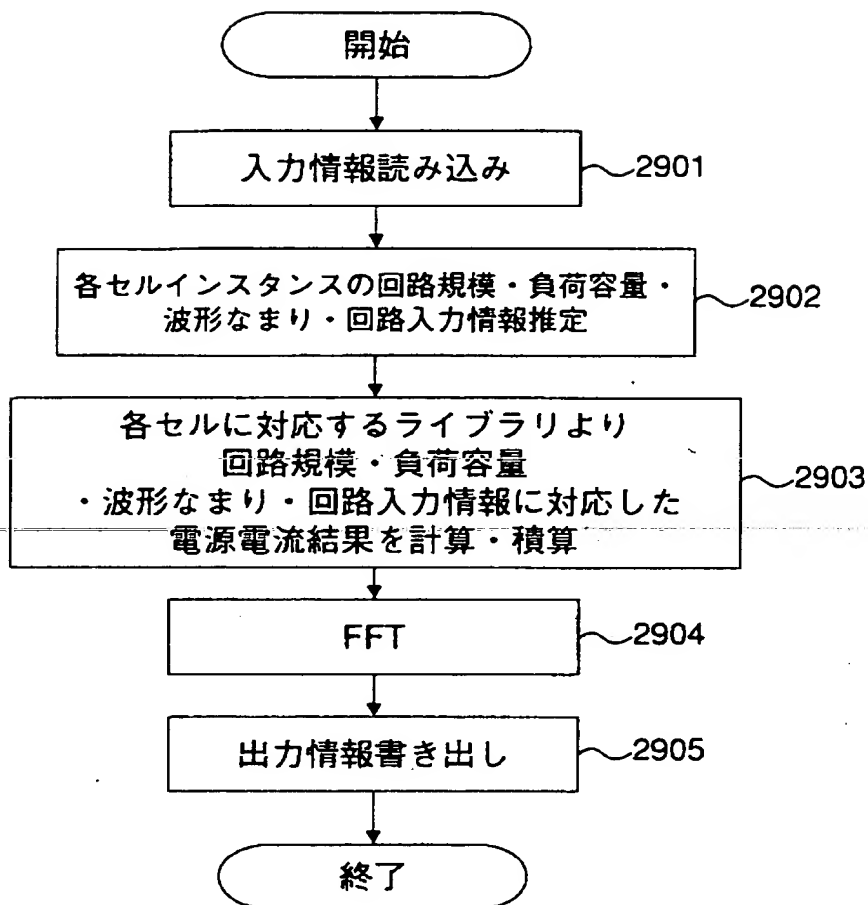
【図 27】



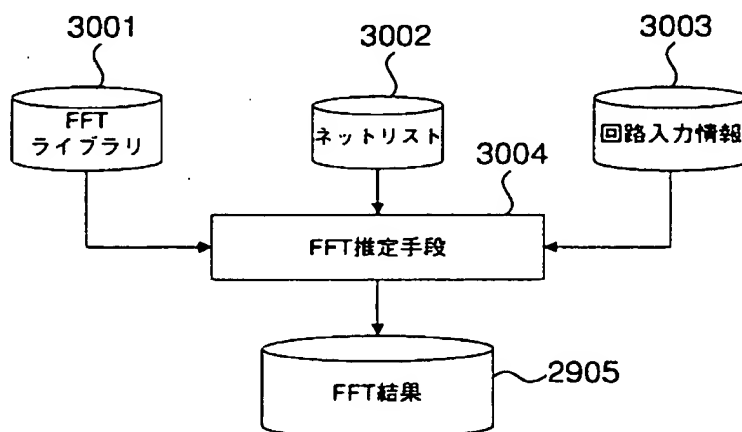
【図 28】



【図 29】

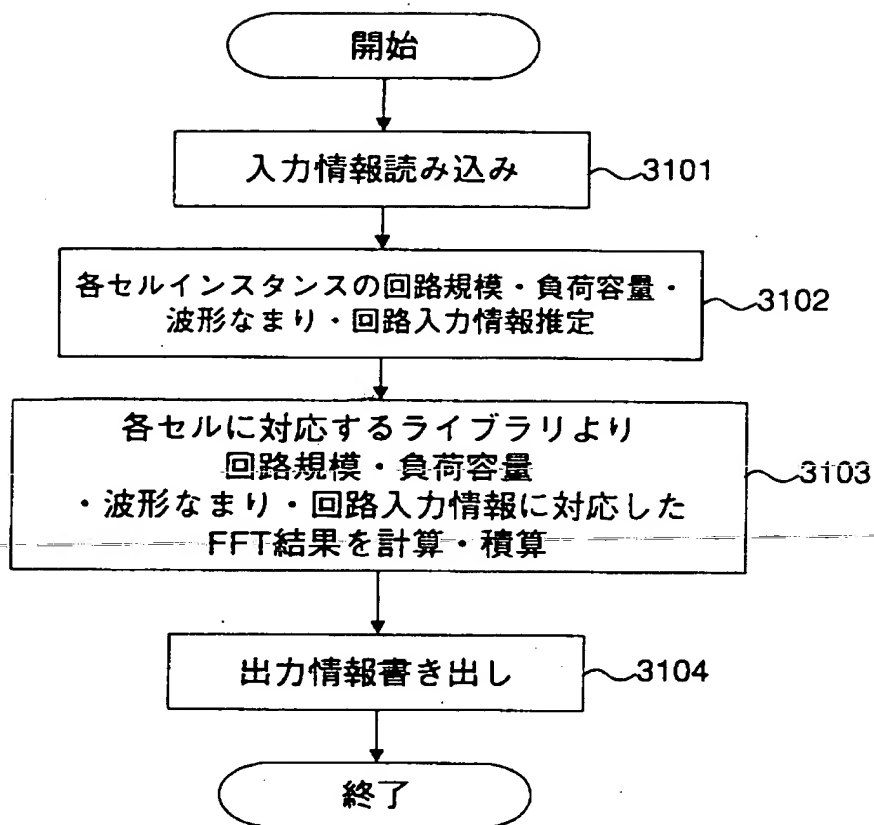


【図 30】

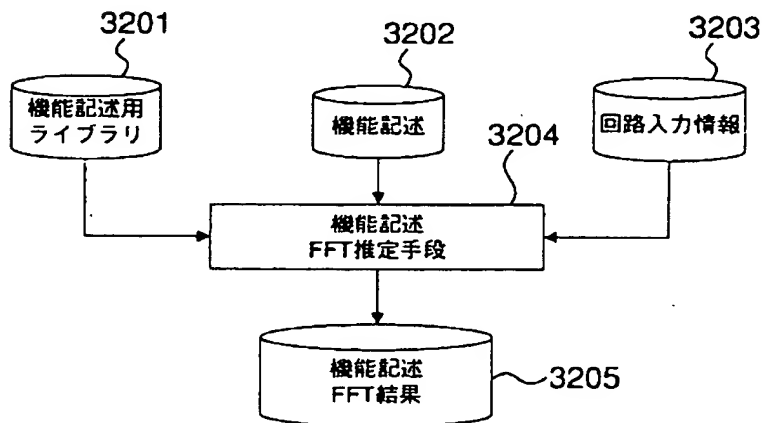




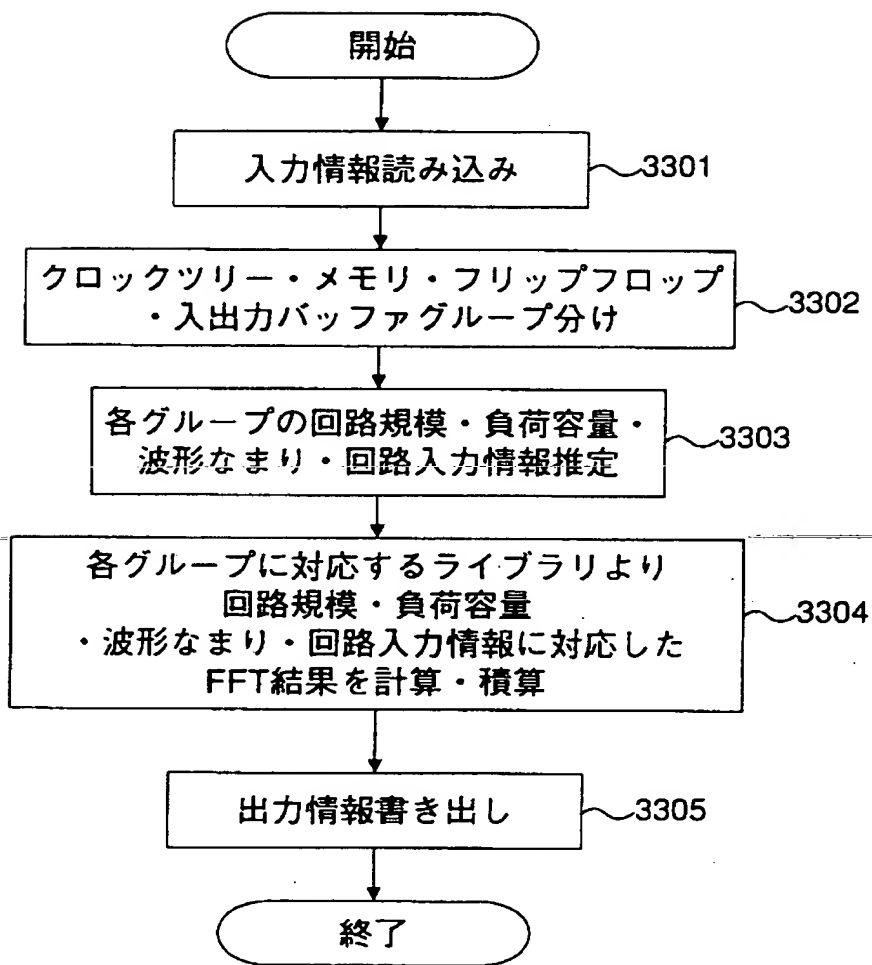
【図 3 1】



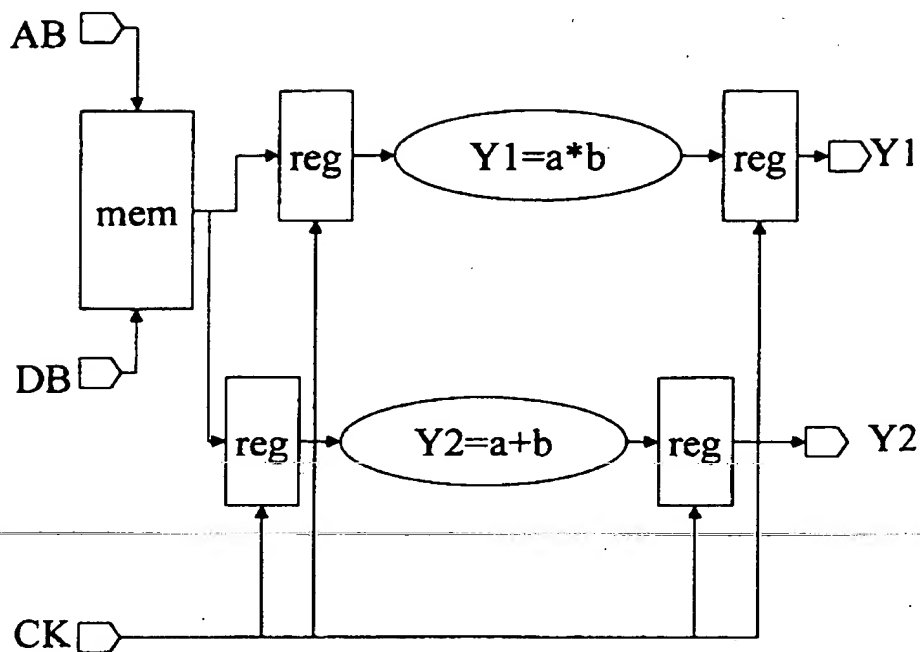
【図 3 2】



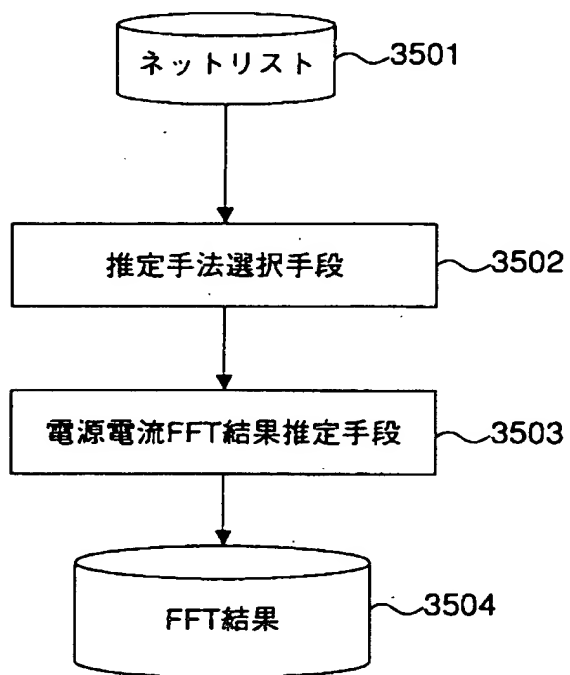
【図 3 3】



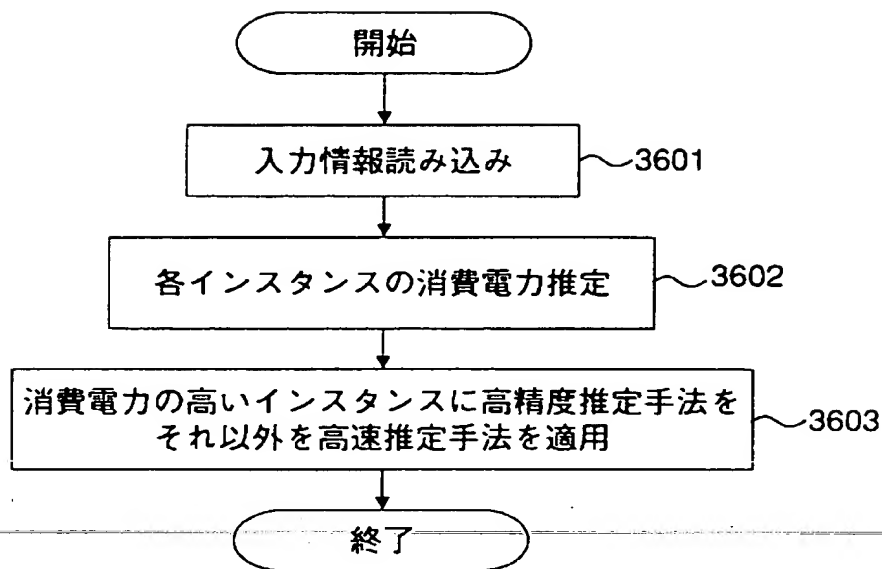
【図 3 4】



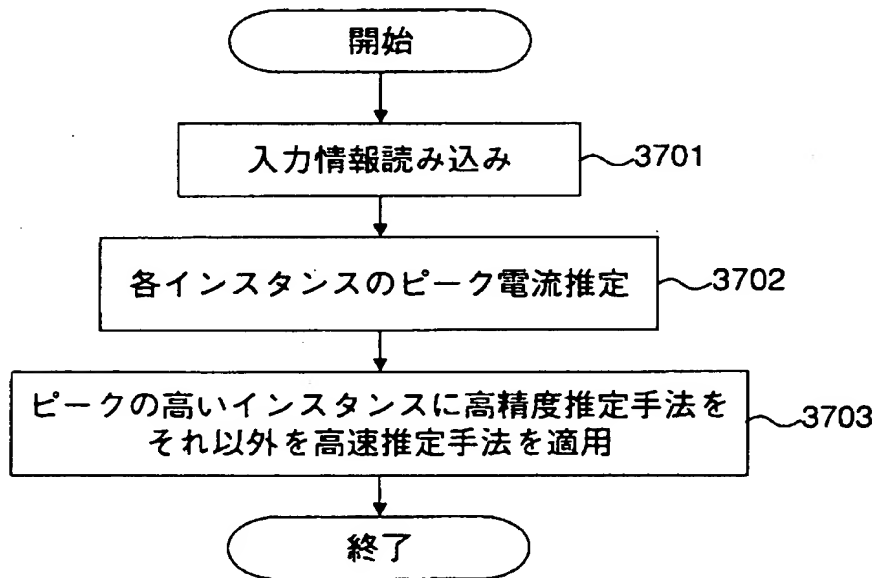
【図 3 5】



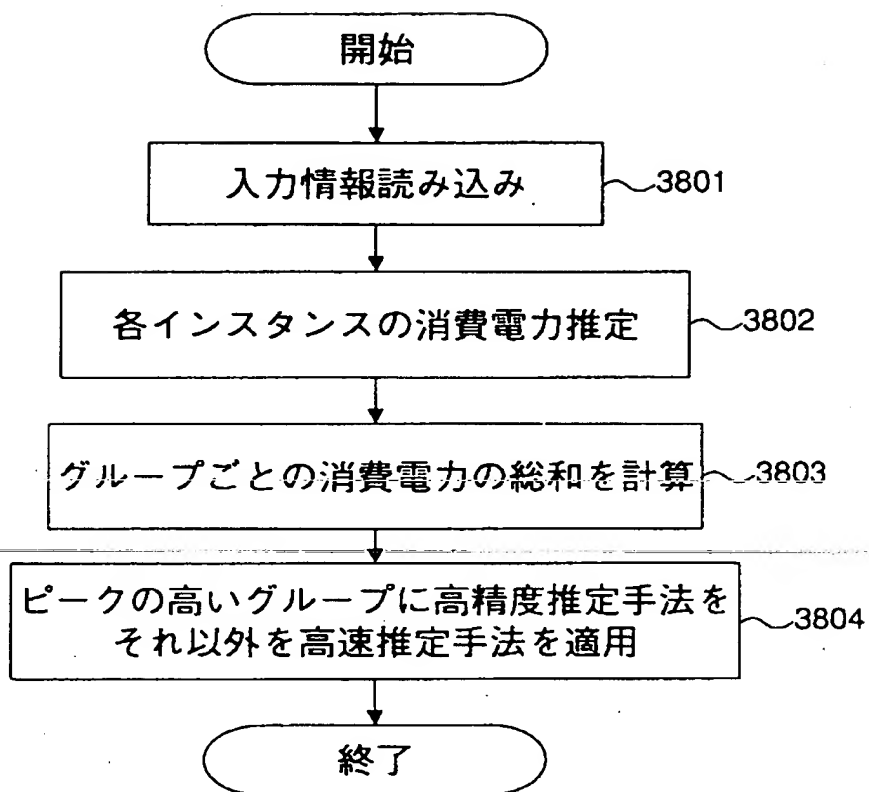
【図 3 6】



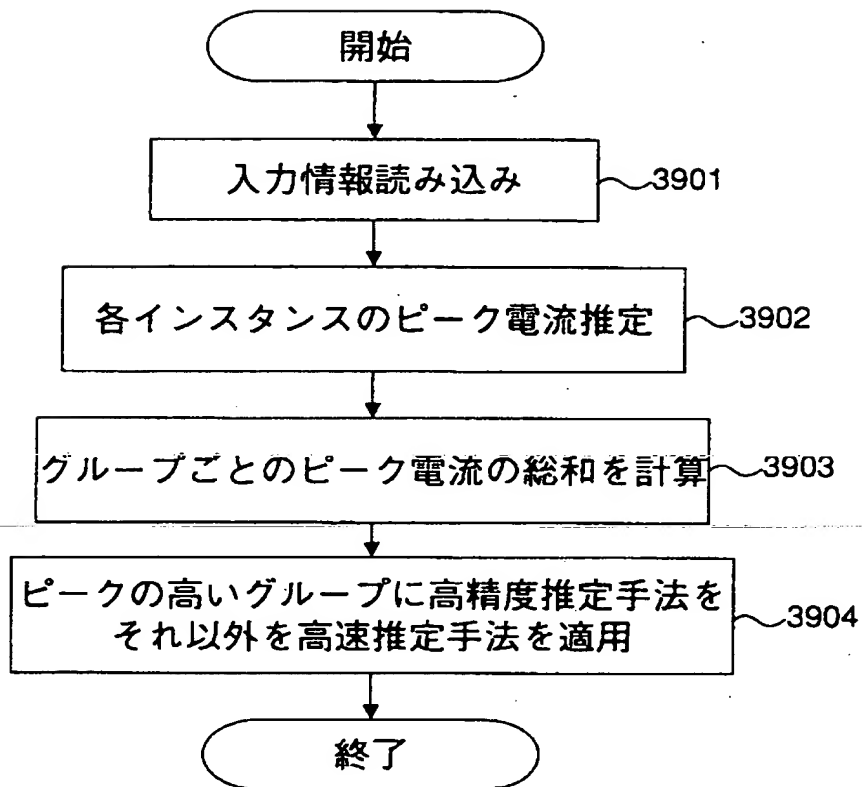
【図 3 7】



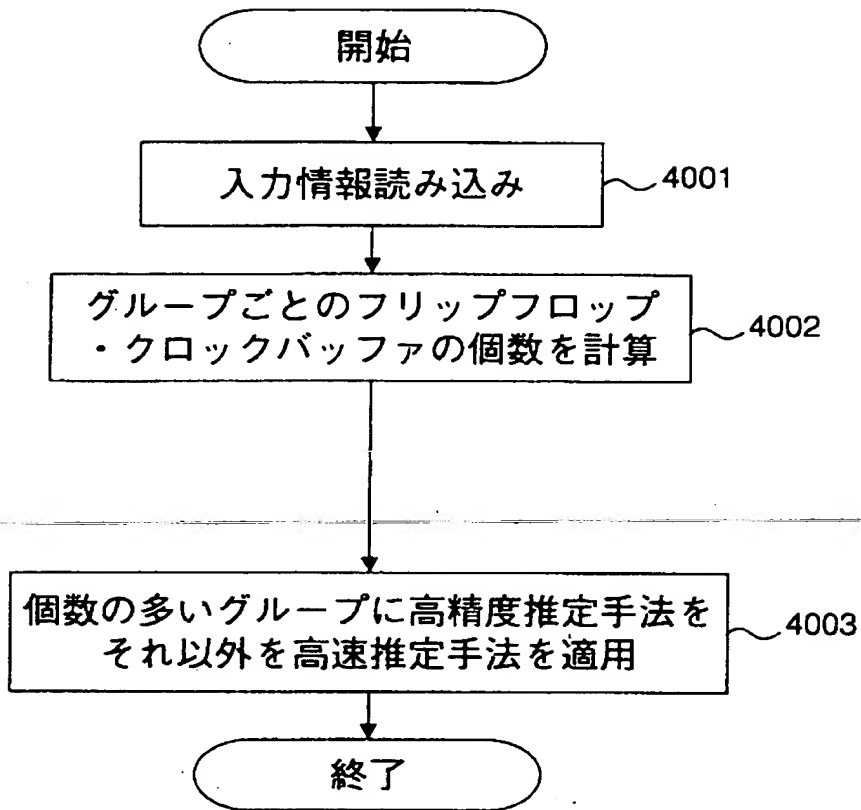
【図 3 8】



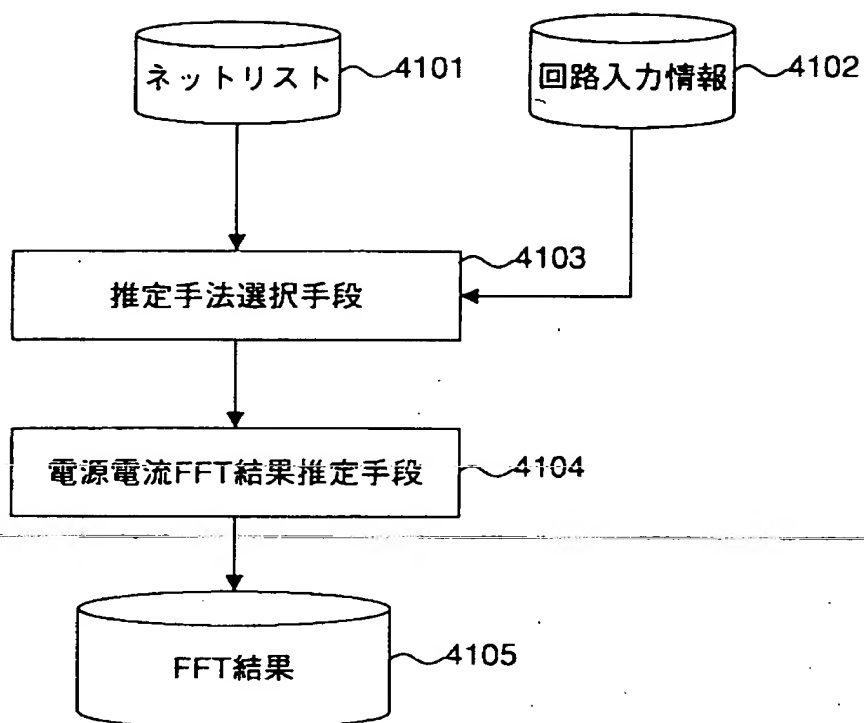
【図 3 9】



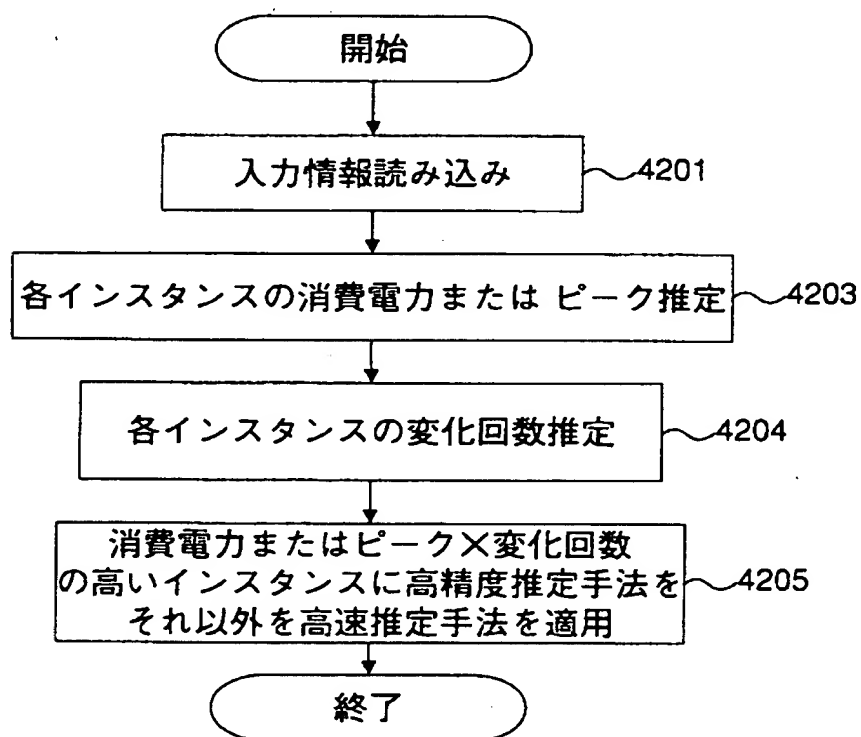
【図 40】



【図 4 1】

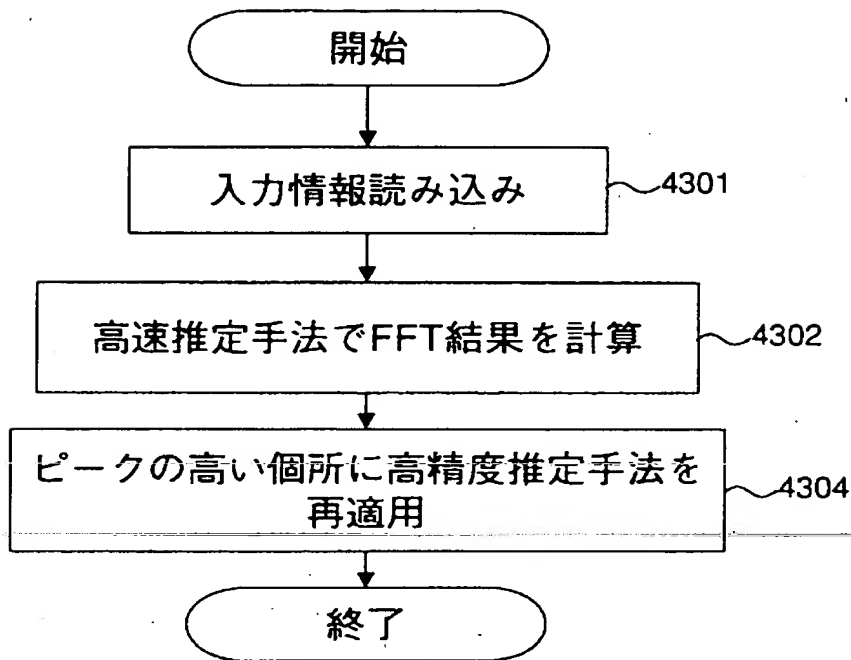


【図 4 2】

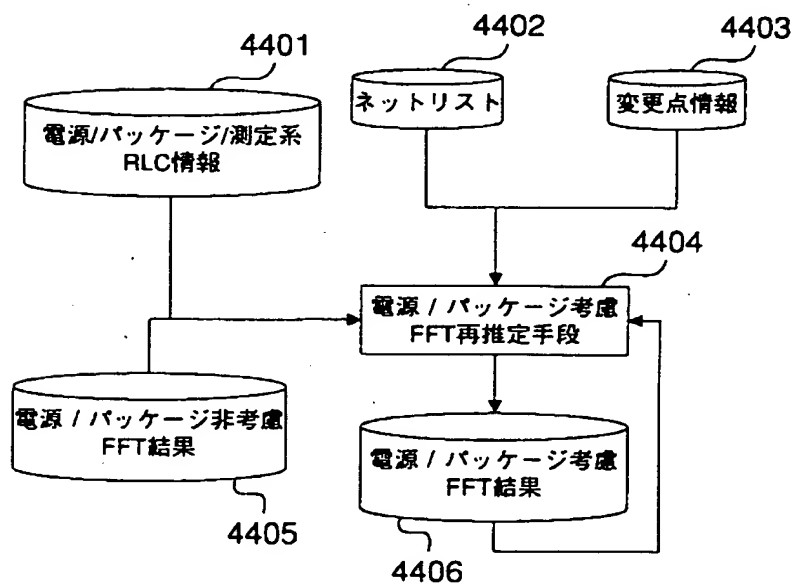




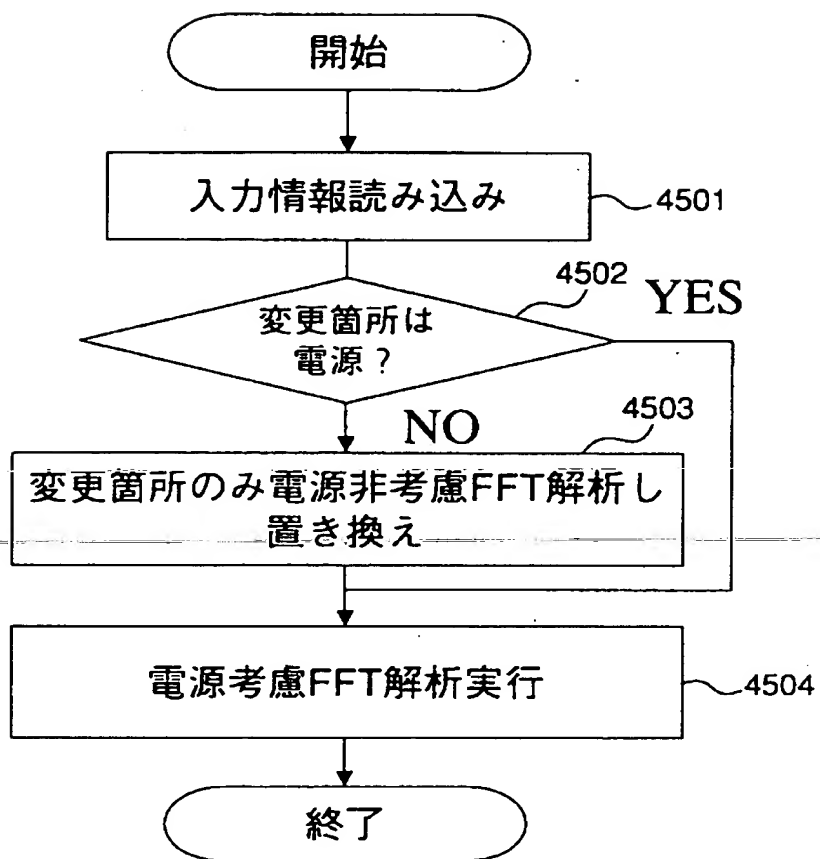
【図 4 3】



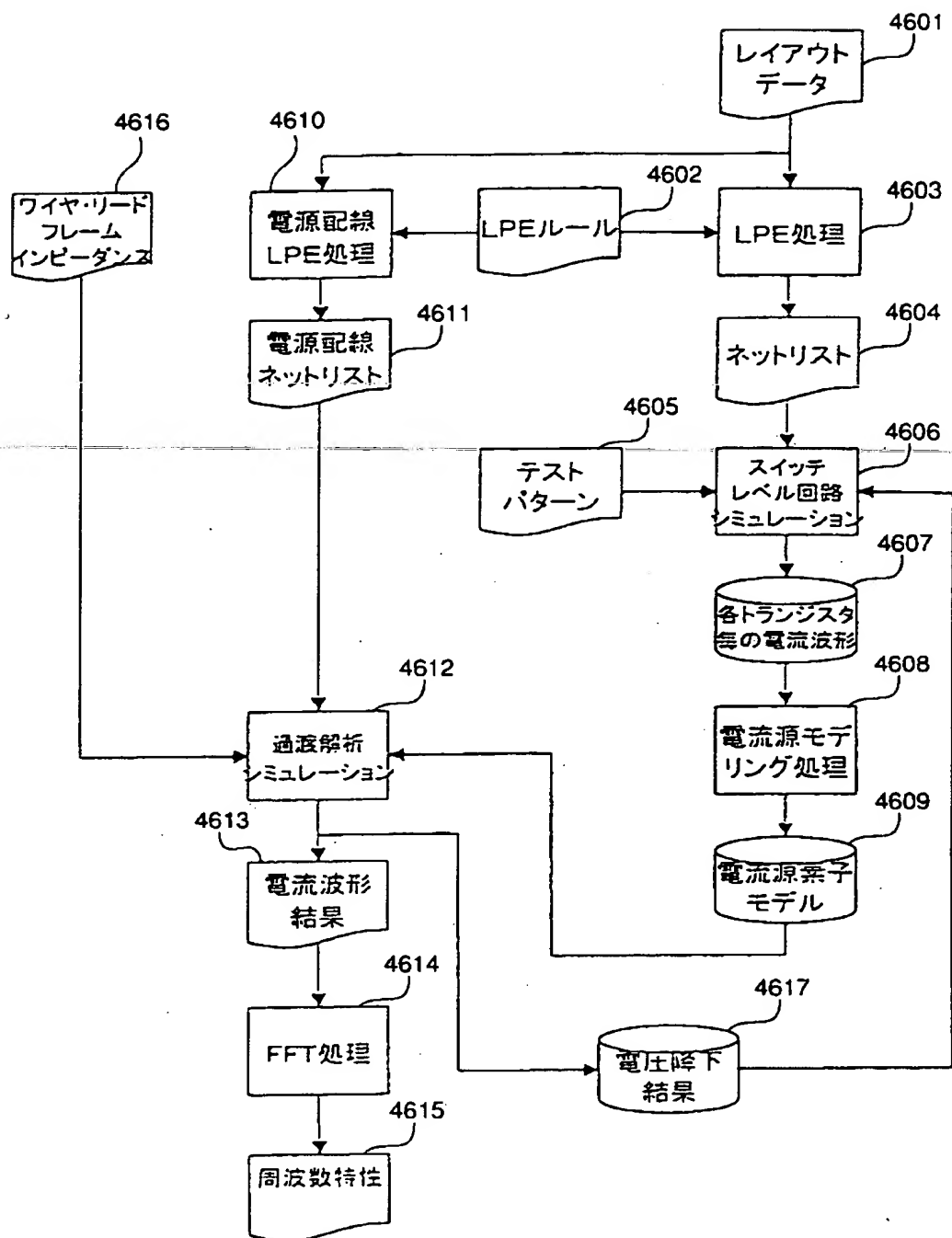
【図 4 4】



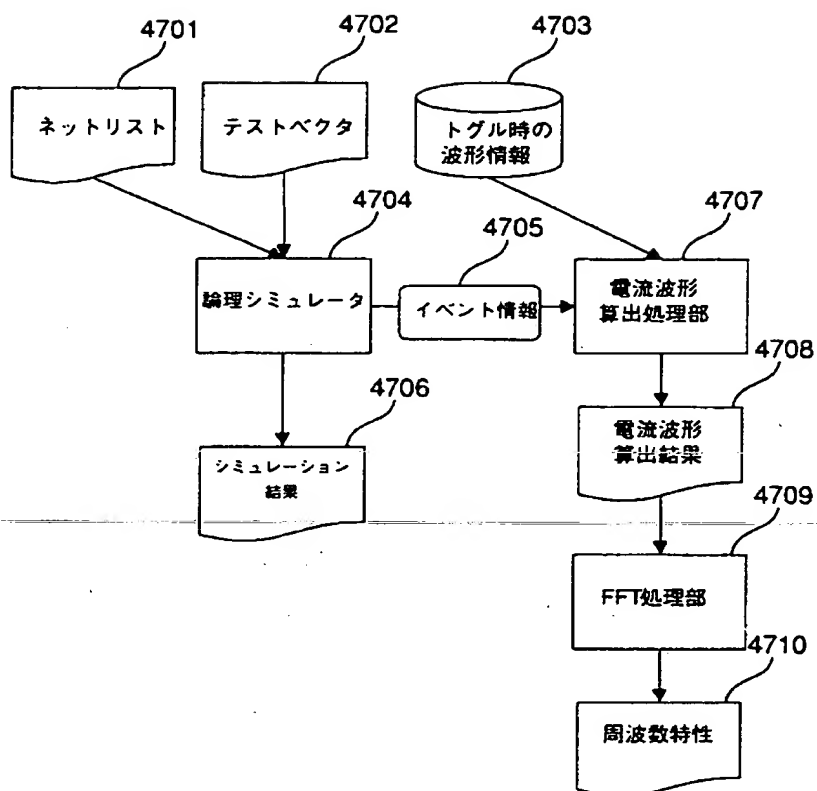
【図 4 5】



【図 4 6】



【図 47】



【書類名】 要約書

【要約】

【課題】 高速解析しつつも、電源及びグラウンドの抵抗、容量、インダクタンスによるデカップリングの影響を電源電流計算に反映することで、シミュレーション上においてLSIの不要輻射を現実的な時間で評価することのできる不要輻射解析方法および装置を提供する。

【解決手段】 LSIの不要輻射量を解析する方法であって、当該LSIチップの回路情報から電源電流に流れる等価電源電流情報を算出する等価電源電流情報算出工程と、前記LSIチップに電流を供給する電源の電源情報、前記半導体チップのパッケージのもつパッケージ情報および前記半導体チップの特性を測定する測定系のもつ測定系情報のうちの少なくとも1つの情報を解析制御情報として考慮し、前記回路情報に前記解析制御情報を反映させた総合情報を等価回路として見積もる見積もり工程と、前記見積もり工程で見積もられた総合情報に従い、解析を実行する総合情報解析工程とを含むことを特徴とする。

【選択図】 図 1

【書類名】 手続補正書  
【整理番号】 5037620159  
【提出日】 平成13年 7月31日  
【あて先】 特許庁審査官殿  
【事件の表示】

【出願番号】 特願2000-359630  
【補正をする者】  
【識別番号】 000005821  
【氏名又は名称】 松下電器産業株式会社  
【代理人】

---

【識別番号】 100105647  
【弁理士】  
【氏名又は名称】 小栗 昌平  
【電話番号】 03-5561-3990

【手続補正 1】  
【補正対象書類名】 明細書  
【補正対象項目名】 請求項 1 5  
【補正方法】 変更  
【補正の内容】 1

【手続補正 2】  
【補正対象書類名】 明細書  
【補正対象項目名】 請求項 1 9  
【補正方法】 変更  
【補正の内容】 2

【手続補正 3】  
【補正対象書類名】 明細書  
【補正対象項目名】 0 0 4 6  
【補正方法】 変更  
【補正の内容】 3

【手続補正 4】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 5 0

【補正方法】 変更

【補正の内容】 4

【ブルーフの要否】 要

【請求項 1 5】前記畳込み工程は、あらかじめ定めた間隔ごとの補正等価電源電流情報を時系列で平均化もしくは最大化することを特徴とする請求項 1 4 に記載の不要輻射解析方法。



【請求項 1 9】前記クロック同期部はフリップフロップもしくはクロックバッファもしくは同期メモリであることを特徴とする請求項 1 8 に記載の不要輻射解析方法

【 0 0 4 6 】

本発明の 1 5 は、請求項 1 4 に記載の不要輻射解析方法において、前記畳込み工程は、あらかじめ定めた間隔ごとの補正等価電源電流情報を時系列で平均化もしくは最大化することを特徴とする。

【 0 0 5 0 】

本発明の 1 9 は、請求項 1 8に記載の不要輻射解析方法において、前記クロック同期部はフリップフロップもしくはクロックバッファもしくは同期メモリであることを特徴とする。

出 願 人 履 歴 情 報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日  
[変更理由] 新規登録  
住 所 大阪府門真市大字門真1006番地  
氏 名 松下電器産業株式会社

---